

# 基于 56F8323 的数字 AC/DC 开关电源设计

设计者参考手册

**56800E**  
**16 位数字信号处理器**

DRM074  
第 0 版  
08/2005

[freescale.com](http://freescale.com)



初稿：本文档可能在未经通知的情况下更新 /



# 基于 56F8323 的数字 AC/DC 开关电源设计

## 设计者参考手册

---

您能通过互联网获得本手册的最新版本，而您的印刷手册有可能是较老版本。请访问 [www.freescale.com](http://www.freescale.com) 来确认您拥有最新的信息。

下表为本手册的修订记录。

### 修订记录

日期	版本号	修订描述
2005 年 8 月	0	第一次发布



# 目录

## 第 1 章 功率因数校正变换器的硬件设计

1.1	技术要求	1
1.2	系统设计	1
1.3	功率主电路的硬件设计	2
1.3.1	电容选择	3
1.3.2	输出滤波电容	3
1.3.3	主功率管	4
1.3.4	输出二极管	4
1.3.5	电感设计	4
1.4	驱动电路硬件设计	5
1.5	采样电路的硬件设计	5
1.6	控制器接口	5

## 第 2 章 直直变换器的硬件设计

2.1	要求	9
2.2	系统设计	9
2.3	主电路硬件设计	10
2.3.1	主开关管	10
2.3.2	变压器的变比	10
2.3.3	谐振电感	11
2.3.4	变压器	11
2.3.5	谐振电感设计	12
2.3.6	输出滤波电感设计	12
2.3.7	输出滤波电容	13
2.3.8	输出二极管	13
2.4	采样电路的硬件设计	13
2.5	驱动电路硬件设计	14
2.6	光耦隔离的驱动电路的硬件设计	14
2.7	接口与控制器	14

## 第 3 章 控制板的硬件结构

3.1	绪论	17
3.2	控制系统电路	17
3.3	CPU 电路	19
3.4	模数转换电路	21
3.5	电源电路	22
3.6	数模转换电路	23
3.7	LED 显示电路	23
3.8	信号输出接口	23

## 第 4 章 通信接口板的硬件结构

4.1	介绍 .....	25
4.2	并行 JTAG 接口 .....	26
4.3	SCI 接口 .....	26

## 第 5 章 控制策略设计

5.1	功率因数校正系统 .....	29
5.2	功率因数校正算法 .....	29
5.2.1	电流给定算法 .....	29
5.2.2	电压环和电流环设计 .....	30
5.3	DC/DC 变换系统控制 .....	32
5.3.1	直流 / 直流变换算法 .....	33
5.3.2	电压环和电流环设计 .....	34

## 第 6 章 软件系统设计 — PWM 控制策略

6.1	PFC PWM 控制策略 .....	35
6.1.1	刷新 DC/DC PWM 寄存器 .....	36

## 第 7 章 软件架构

7.1	软件基础 — DSP 控制 .....	39
7.2	中断服务程序细节 .....	39
7.2.1	PFC 控制器 .....	39
7.2.2	DC/DC 控制器 .....	40
7.3	软件中断服务程序 .....	40
7.3.1	PFC 控制器 .....	40
7.3.2	DC/DC 控制器 .....	40

## 第 8 章 软件系统设计流程图

8.1	软件设计 PFC 控制部分流程图 .....	43
8.2	软件系统设计 — DC/DC 控制部分流程图 .....	46

# 插图目录

图 1-1. 功率校正电路结构图	2
图 1-2. 功率校正主电路	3
图 1-3. PFC 驱动电路	5
图 1-4. 功率校正部分采样电路	5
图 2-1. 直直变换部分系统设计	9
图 2-2. 直直变换部分主电路	10
图 2-3. 输出电压采样电路	13
图 2-4. 电感电流采样电路	13
图 2-5. 输出电压驱动电路	14
图 2-6. 输出电压驱动电路	14
图 3-1. 子系统联接图	17
图 3-2. CPU 电路	20
图 3-3. 复位电路	21
图 3-4. ADC 资源分布	21
图 3-5. 模数转换电路	22
图 3-6. 电源电路	22
图 3-7. 模数转换电路	23
图 3-8. LED 显示电路	23
图 3-9. 信号输出接口	24
图 4-1. 通信板结构图	25
图 4-2. 并行 JTAG 接口	26
图 4-3. SCI 接口电路	27
图 5-1. 数字 PFC 算法结构设计	29
图 5-2. 简化 PFC 模型	30
图 5-3. 离散电压环结构	32
图 5-4. 基于 MC56F8323 的 PFC 模块架构	33
图 5-5. PSFB 离散控制结构	33
图 5-6. 功率因数校正算法	34
图 6-1. PFC 脉宽调制信号产生	35
图 6-2. 主电路和 ZVS 电路的晶体管栅极驱动波形	36
图 6-3. DC/DC 全桥	36
图 6-4. DC/DC PWM 产生	37
图 6-5. 同步整流器 PWM 信号产生	38
图 7-1. 系统软件结构	39
图 8-1. PFC 主程序流程图	43
图 8-2. PFC 重载中断流程图	44
图 8-3. PFC TA2 周期中断流程图	45
图 8-4. DC/DC 主程序流程图	46
图 8-5. DC/DC TA0 周期中断流程图	47
图 8-6. DC/DC TA1 周期中断流程图	48



## 表格目录

表 1-1. 与控制器的接口描述 (与 J1 控制器相连)	5
表 2-1. 与控制器的接口描述 (与 J1 控制器相连)	15
表 3-1.DSP 控制板输出引脚描述 (与功率板 J16 and J17 相连)	17
表 3-2.JTAG 接口引脚描述 (与 J204 通信板相连)	19
表 3-3.SCI 接口引脚描述 (与 J201 通信板相连)	19
表 3-4.DAC 调试接口引脚描述 (专用于调试)	19
表 3-5.GPIO 资源	20
表 3-6.PWM 口资源分布	23
表 4-1.JTAG 接口引脚描述 (与控制器 J2 相连)	25
表 4-2.SCI 接口引脚描述 (与控制器 J3 相连)	25
表 5-1.PFC 实验 PI 参数	32
表 5-2.DCDC 实验 PI 参数	34
表 6-1.DSP 端口和控制信号的对应关系	36
表 7-1.PFC 控制器带宽设计	40
表 7-2.DC/DC 控制器的带宽设计	40



# 第 1 章 功率因数校正变换器的硬件设计

## 1.1 技术要求

本文给出了功率因数校正部分的硬件设计。下面是其详细的技术指标：

- 输入电压：交流 85 ~ 265 V
- 输入频率：45 ~ 65 Hz
- 额定输出电压：370 V，电压范围：350 ~ 390V；
- 额定输出功率：500 W
- 开关频率：100 K
- 功率因数 > 99%
- 效率 > 90%

## 1.2 系统设计

本文所采用的主电路是两路单管 PFC 交错并联的形式（电路如图 1-1），两个开关管交替导通，主功率电路由  $Q_1/Q_2$ ,  $D_1/D_2$ ,  $L_1/L_2$  和滤波电容  $C$  构成。输入侧还包括 EMI 滤波、输入继电器和二极管全波整流电路。另外为了实现主功率管的软开关工作条件，加入辅助开关管  $Q_3/Q_4$  及 ZVS 辅助电路。

在基于 MC56F8323 的 PFC 应用模块系统中，数字控制器采样全波整流电压  $V_{rect}$ 、输入电流  $I_{in}$  和输出直流母线电压  $V_{bus}$  三个变量，送入 DSP 处理。外环电压 G1 保证了输出直流电压稳压在给定值，电压环的输出决定了电流环给定的幅值；数字正弦电流波形给定决定了电流环给定的形状，保证了输入电流的正弦化；输入电压的采样不仅决定了输入电流过零点，保证了电流与电压相位的一致，同时输入电压前馈也加速了输入变化时系统的响应速度；内环电流环 G2 的速度较快，将输入电流采样值与电流环给定相比较，经电流环的 PI 调节器产生变化的占空比参数，最后通过 PWM0/2 给出主功率开关管控制波形，最终达到输入功率校正并稳定输出电压的目的。

零电压转换技术可以实现主功率管的零电压开关和升压二极管的零电流关断，可以降低二极管的电流上升率，因此降低开关损耗和减少电磁干扰系统。运作原理是：实现主功率管的零电压开关，在开关管的漏极及源极并联一个缓冲电容可以限制开关管的电压上升率；在主开关管开通之前，通过附加的 ZVS 辅助电路将其缓冲电容上的电荷释放到零。辅助电路在主开关管零电压导通时停止工作。也就是说，辅助电路主开关管开通前运行很短的时间。



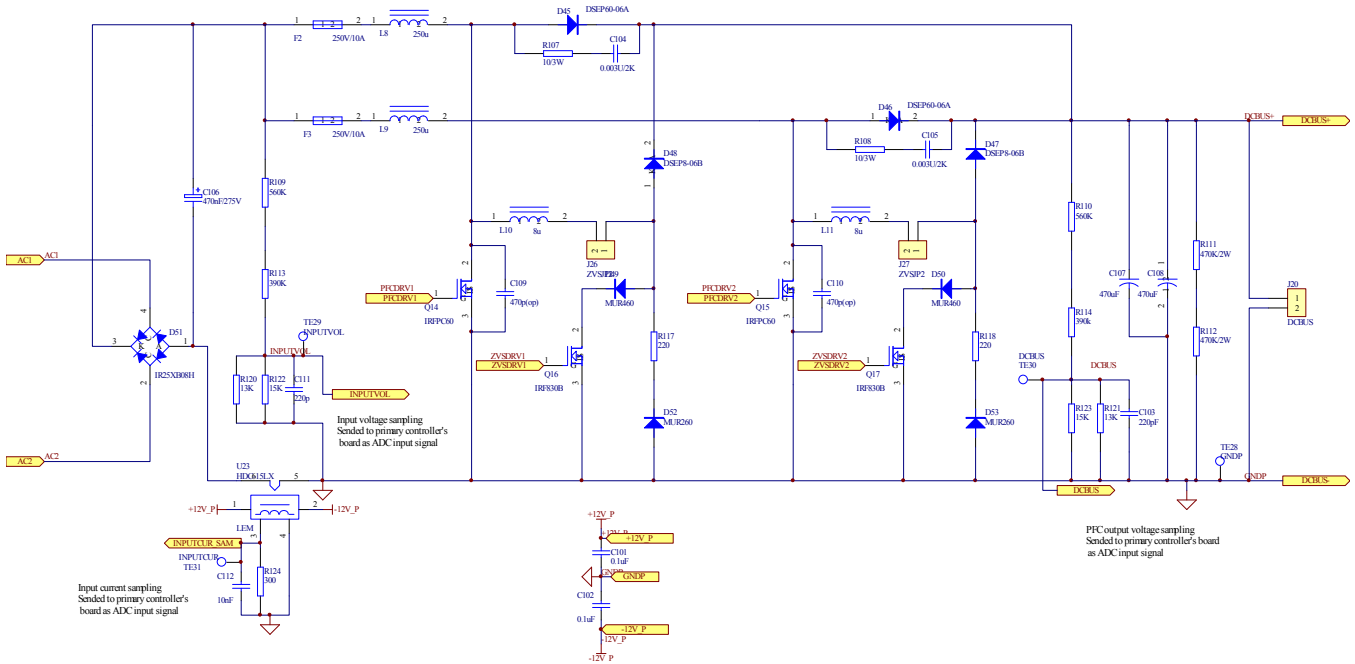


图 1-2. 功率校正主电路

### 1.3.1 电容选择

- 最大峰值线电流

$$I_{pk(max)} = \frac{\sqrt{2} \times P_o}{\eta V_{in(min)}} = \frac{\sqrt{2} \times 500}{0.9 \times 85} = 9.24A \tag{公式 1-1}$$

- 纹波电流

$$\Delta I_L = 20\% I_{pk} = 0.2 \times 9.24 = 3.7A \tag{公式 1-2}$$

$I_{pk}$  决定占空比 D，这里的  $V_{in(peak)}$  是整流线电压的峰值

$$D = \frac{V_o - V_{in(peak)}}{V_o} = \frac{380 - \sqrt{2} \times 85}{380} = 0.68 \tag{公式 1-3}$$

- 电感计算。  $f_s$  为开关频率

$$L = \frac{V_{in} \times D}{f_s \times \Delta I} = \frac{\sqrt{2} \times 85 \times 0.68}{100000 \times 3.7} = 221 \mu H \tag{公式 1-4}$$

选取  $250 \mu H$

### 1.3.2 输出滤波电容

输出滤波电容可由如下公式计算

$$C = \frac{2 \times P_o \times \Delta t}{V_{O(max)}^2 - V_{O(min)}^2} \tag{公式 1-5}$$

$P_o = 500 W$ ,  $V_o (min) = 380 \times (1-10\%) = 342 V$ ,  $V_o (max) = 380 \times (1+10\%) = 418 V$ ,  $\Delta t = 50 ms$ 。根据公式 1-5,  $C = 866 \mu F$ 。选择输出滤波电容  $C = 940 \mu F$ 。由两个  $470 \mu H / 450 V$  的电解电容并联得到。

### 1.3.3 主功率管

主功率电压的最大限额

$$V_{CEM(S)} > 1.5V_{cem(S)} = 1.5V_{in(max)} = 1.5 \times 380 = 570 \text{ V} \quad \text{公式 1-6}$$

主功率管的电流有效值限额

$$I_{CEM(S)} > 1.5I_{L(max)} = 1.5 \times \frac{\sqrt{2} \cdot P_o}{\eta \cdot V_{in(min)}} = 1.5 \times \frac{\sqrt{2} \cdot 500}{0.9 \times 85} = 13.86 \text{ A} \quad \text{公式 1-7}$$

选择 MOSFET IRFPC60LC 作为主功率管  $Q_{400}$ 、 $Q_{401}$ 。参数如下： $V_{DSS} = 600 \text{ V}$ ， $I_D = 16 \text{ A}$ ， $R_{DS(on)} t_{ye} = 0.4 \Omega$ ，TO-247AC 封装。

### 1.3.4 输出二极管

输出二极管的电压限额

$$V_{CEM(S)} > 1.5V_{cem(S)} = 1.5V_{in(max)} = 1.5 \times 380 = 570 \text{ V} \quad \text{公式 1-8}$$

输出二极管的电流有效值限额

$$I_{CEM(S)} > 1.5I_{L(max)} = 1.5 \times \frac{\sqrt{2} \cdot P_o}{\eta \cdot V_{in(min)}} = 1.5 \times \frac{\sqrt{2} \cdot 500}{0.9 \times 85} = 13.86 \text{ A} \quad \text{公式 1-9}$$

选择 FRED DSEP60-06A 作为输出二极管  $D_{400}$ 、 $D_{402}$ 。参数如下： $V_{RRM} = 600 \text{ V}$ ， $I_{FAVM} = 60 \text{ A}$ ， $t_{rr} = 35 \text{ nS}$ ，TO-247AD 封装。

### 1.3.5 电感设计

我们在 2.1 节 要求中得到电感值  $L = 250 \mu\text{H}$ 。选择  $B_m = 0.3 \text{ T}$ 。选择 EI33 作为磁芯，它的有效面积为  $118 \text{ mm}^2$  为。感应线圈的数目计算如下：

$$N = \frac{LI_{L(max)}}{A_e B_m} = 38.2 \quad \text{公式 1-10}$$

选择  $N = 38$ 。气隙为：

$$\delta = \frac{\mu_o N^2 A_e}{L} = \frac{1.25 \times 10^{-6} \times 38^2 \times 118 \times 10^{-6}}{250 \times 10^{-6}} = 0.85 \text{ mm} \quad \text{公式 1-11}$$

当电感工作频率为  $150 \text{ kHz}$ ，铜线的穿透深度为：

$$\Lambda = \sqrt{\frac{2}{2\pi f_s \mu \gamma}} = \sqrt{\frac{1}{3.14 \times 100 \times 10^3 \times 1.25 \times 10^{-6} \times 58 \times 10^6}} = 0.209 \text{ mm} \quad \text{公式 1-12}$$

这里的  $\gamma$  为铜线的电导率， $\mu$  为铜线绕组的磁导率。可以选择直径小于  $0.42 \text{ mm}$  的铜导线。这里选用  $0.33 \text{ mm}$  的高强度导线，有效面积为  $0.0855 \text{ mm}^2$  为。选择电流密度  $J = 3.5 \text{ A/mm}^2$ ，导线的有效面积  $S = \frac{3.84}{3.5} = 1.1 \text{ mm}^2$ ，需要使用 13 根这样的导线并联。窗口填充系数：

$$K_c = \frac{38 \times 13 \times 0.0855}{132} = 0.32 < 0.35 \quad \text{公式 1-13}$$

## 1.4 驱动电路硬件设计

一个简单可靠的栅极驱动电路使用 IR2125 作为单路驱动芯片，如图 1-3。

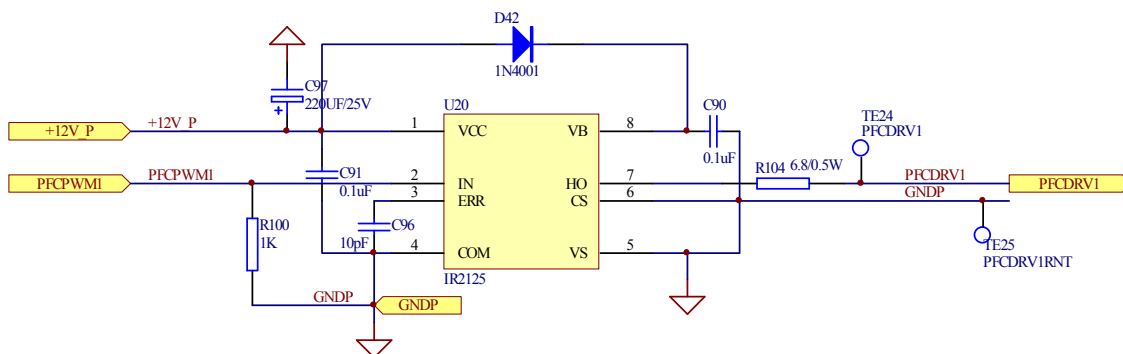


图 1-3. PFC 驱动电路

## 1.5 采样电路的硬件设计

输入电流  $I_i$ 、输入电压  $V_i$  和输出母线电压  $V_{bus}$  三个信号的采样电路如图 1-4 所示。简单的分压器用于输入电压采样，电流传感器 HDC-15LX 用于输入电流采样。

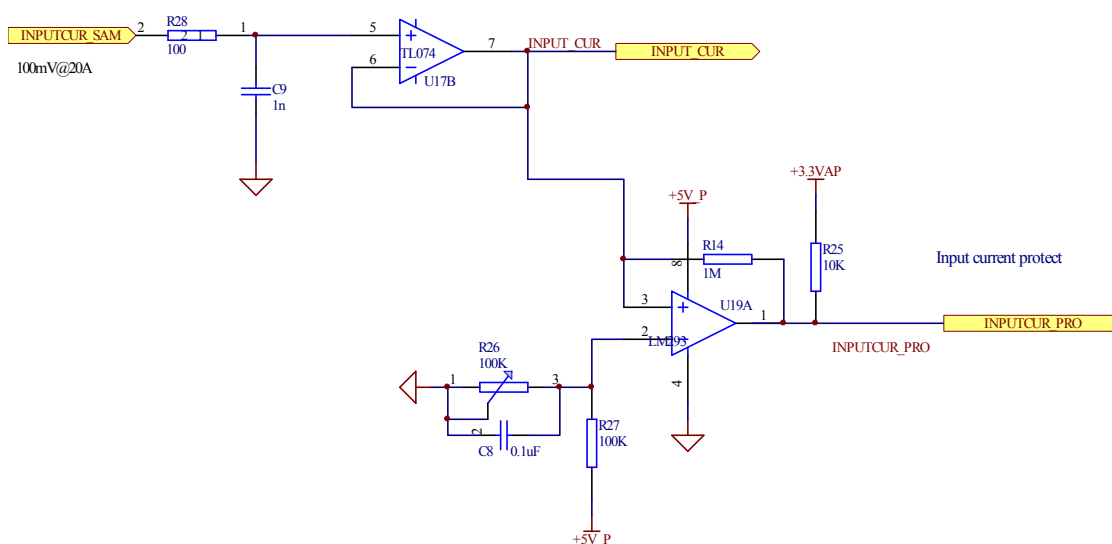


图 1-4. 功率校正部分采样电路

## 1.6 控制器接口

所有的功率校正部分均有一片 DSP-MC56F8323 控制，提供了高频功率因数校正的全数字化解决方案。功率因数校正部分与控制器之间的接口如表 1-1 所示。

表 1-1. 与控制器的接口描述 (与 J1 控制器相连)

管脚	管脚名称	描述	管脚	管脚名称	描述
J17-1A	GND_A	模拟地	J17-1B	GND_A	模拟地
J17-2A			J17-2B		

表 1-1. 与控制器的接口描述 (与 J1 控制器相连) (续)

管脚	管脚名称	描述	管脚	管脚名称	描述
J17-3A	DCBUS	ADC4 通道, PFC 输出电压采样	J17-3B		
J17-4A	INPUT_VOL	ADC0 通道, PFC 输入电压采样	J17-4B	INPUT_CUR	ADC1 通道, PFC 输入电流采样
J17-5A	GND_A	模拟地	J17-5B	GND_A	模拟地
J17-6A	GND_A	模拟地	J17-6B	GND_A	模拟地
J17-7A	+3.3VA	+3.3V 模拟电源 r	J17-7B	+3.3VA	+3.3V 模拟电源 r
J17-8A	GND_A	模拟地	J17-8B	GND_A	模拟地
J17-9A	GND_A	模拟地	J17-9B	GND_A	模拟地
J17-10A	RXD1	SCI1 接收数据输入	J17-10B	RXD1	SCI1 接收数据输入
J17-11A	TXD1	SCI1 发送数据输出	J17-11B	TXD1	SCI1 发送数据输出
J17-12A	GND_D	数字地	J17-12B	GND_D	数字地
J17-13A	GND_D	数字地	J17-13B	GND_D	数字地
J17-14A	AC_RELAY	输入控制延时信号	J17-14B	AC_RELAY	输入控制延时信号
J17-15A	GND_D	数字地	J17-15B	GND_D	数字地
J17-16A	NOP		J17-16B	NOP	
J17-17A	NOP		J17-17B	NOP	
J17-18A	NOP		J17-18B	NOP	
J17-19A	NOP		J17-19B	NOP	
J17-20A	PFCPWM2	PWM 输出, PFC 校正控制用	J17-20B	PFCPWM2	PWM 输出, PFC 校正控制用
J17-21A	PFCPWM1	PWM 输出, PFC 校正控制用	J17-21B	PFCPWM1	PWM 输出, PFC 校正控制用
J17-22A	GND_D	数字地	J17-22B	GND_D	数字地
J17-23A	INPUTVOL_FRQ	输入电压频率	J17-23B	INPUTVOL_FRQ	输入电压频率
J17-24A	PONSIGNAL	输入 IO 口, 测试电源信号	J17-24B	PONSIGNAL	输入 IO 口, 测试电源信号
J17-25A	GND_D	数字地	J17-25B	GND_D	数字地
J17-26A	NOP		J17-26B	NOP	
J17-27A	INPUTCUR_PRO	FAULTA1, 如果 PFC 输入过电流屏蔽 PWM 输出	J17-27A	INPUTCUR_PRO	FAULTA1, 如果 PFC 输入过电流屏蔽 PWM 输出
J17-28A	GND_D	数字地	J17-28B	GND_D	数字地
J17-29A	NOP		J17-29B	NOP	
J17-30A	GND_D	数字地	J17-30B	GND_D	数字地

表 1-1. 与控制器的接口描述 (与 J1 控制器相连) (续)

管脚	管脚名称	描述	管脚	管脚名称	描述
J17-31A	GND_D	数字地	J17-31B	GND_D	数字地
J17-32A	+5V_DSP	+5V 数字供电电源	J17-32B	+5V_DSP	+5V 数字供电电源



## 第 2 章 直直变换器的硬件设计

### 2.1 要求

本文给出了直直变换部分的设计，性能指标要求如下：

- 输入电压：300~380VDC 由 PFC 输出
- 输出电压：48V，精度：3%，纹波：500mV
- 额定输出功率：500W
- 开关频率：150 K
- 效率：> 90%

### 2.2 系统设计

移相全桥直直变换器结合了零电压准谐振技术和传统 PWM 变换器的优点，工作频率固定，在换向过程中利用 LC 谐振使器件零电压开关，在换向完毕后仍然采用 PWM 技术传送能量，控制简单、开关损耗小、可靠性高。另外，本文采用倍流同步整流技术代替传统的全波整流，具有占空比丢失少、没有反向恢复问题以及前级两桥臂实现 ZVS 差异小等优点。

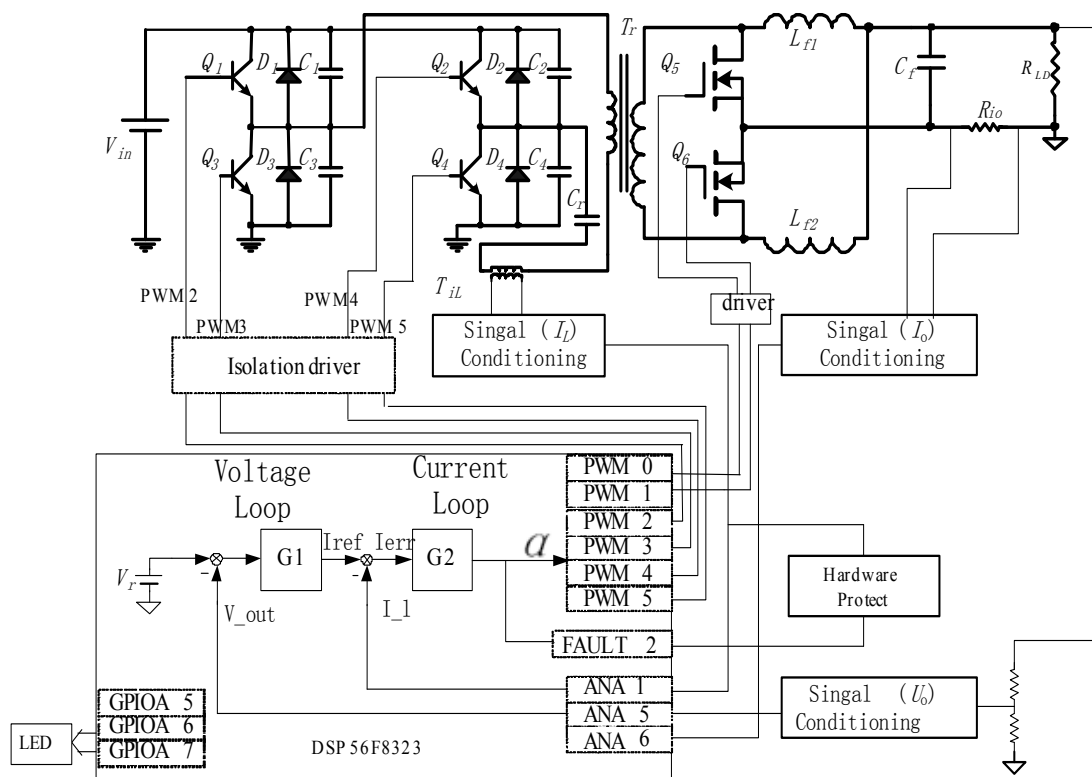


图 2-1. 直直变换部分系统设计

### 2.3 主电路硬件设计

直直变换部分的系统设计如图 2-1 所示。主电路的拓扑是一个移相全桥变换器，包含四个 MOSFET  $Q_1 \sim Q_4$ 、变压器  $T_1$ 、隔直电容  $C_r$ 、副边同步整流管  $Q_5$  和  $Q_6$ 、滤波电感  $L_{f1}$  和  $L_{f2}$ 、输出滤波电容  $C_f$ 。电感电流  $I_L$ 、输出电压  $V_O$  和输出电流  $I_O$  三个信号被采样后送入 MC56F8323 处理。

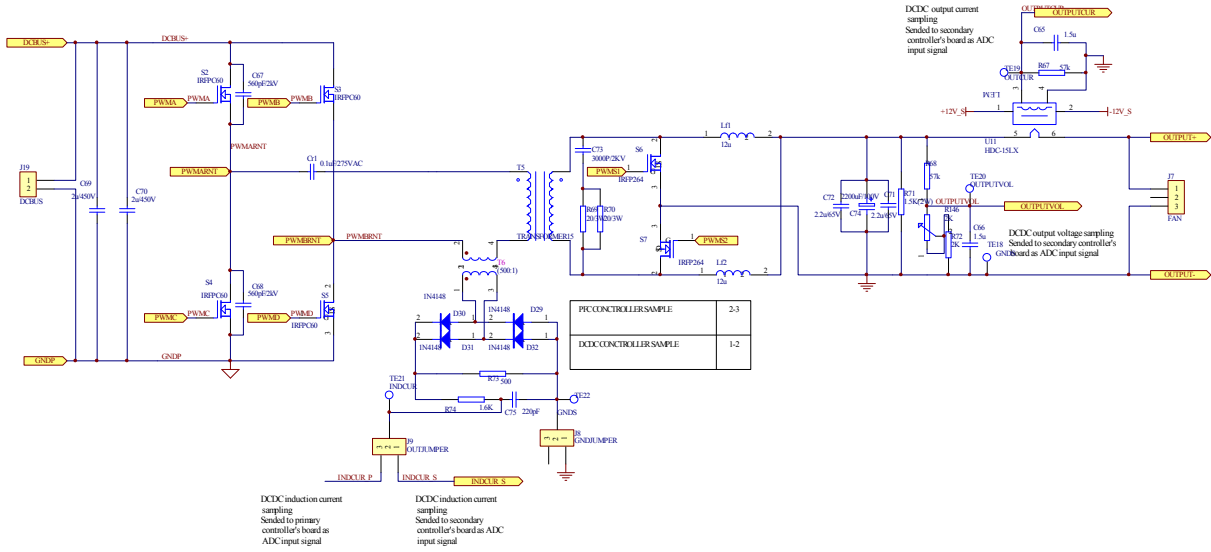


图 2-2. 直直变换部分主电路

#### 2.3.1 主开关管

主开关管的电压应力为

$$V_{CEM(S)} > 1.5V_{cem(S)} = 1.5V_{in(max)} = 1.5 \times 380 = 570 \text{ V} \tag{公式 2-1}$$

主开关管的电流应力其有效值为

$$I_{CEM(S)} > 4I_{cem(s)} = 4 \times \frac{P_{o(max)}}{\eta V_{in(min)}} = 4 \times \frac{500}{0.9 \times 300} = 7.4 \text{ A} \tag{公式 2-2}$$

选择 MOSFET IRFP60LC 作为主开关管。参数如下： $V_{DSS} = 600 \text{ V}$ ， $I_D = 16 \text{ A}$ ， $R_{DS(on)tye} = 0.4 \Omega$ ，TO-247AC 封装。

#### 2.3.2 变压器的变比

考虑到副边的占空比丢失，选择副边的最大占空比为 0.85。副边的最小电压计算如下

$$V_{sec(min)} = \frac{V_{o(max)} + V_D + V_{Lf}}{D_{sec(max)}} = \frac{52 + 1.5 + 0.5}{0.8} = 67.5 \tag{公式 2-3}$$

这里的  $V_{o(max)}$  是最大输出电压， $V_D$  是输出二极管的导通压降， $V_{Lf}$  是输出滤波电感的直流电压降。所以

变压器的变比为  $n = \frac{300}{67.5} = 4.4$ ，选择变比  $n = 4$ 。

### 2.3.3 谐振电感

为了能达到滞后桥臂的零电压开关，必须满足下式

$$\frac{1}{2}L_r I^2 = \frac{4}{3}C_{DS}V_{in}^2 \quad \text{公式 2-4}$$

这里的  $L_r$  为谐振电感， $I$  是当滞后桥臂关断是原边电流， $C_{DS}$  是 MOSFET 漏源之间的电容。

选择  $L_r$  时必须考虑如下因素：

- 为了能达到零电压开关，不论电压  $V_{in}$  为何值， $V_{in}$  必须由  $V_{in(max)}$  计算；
- 当负载超过满载的 70% 时，必须确保开关管的零电压开关；
- 当负载电流为 1.04 A 时（满载电流的 10%），流过  $L_f$  的电流临界连续电流，所以脉动电流  $\Delta i_{L_f}$  为 2.08A。

当负载为 70% 满载时

$$I = \frac{0.7I_{o(max)} + \Delta i_{L_f} / 2}{n} = \frac{0.7 \times 10.4 + 1.04}{4} = 2.08 A \quad \text{公式 2-5}$$

IRFBC30 漏源之间的电容  $C_{DS} = 360 \text{ pF}$ 。  $V_{in(max)} = 380 \text{ V}$ 。据式 (2.4) 计算可得  $L_r = 30 \mu\text{H}$ 。

### 2.3.4 变压器

- 变压器匝数

选择 EI40 作为变压器磁芯，以  $B_m = 0.10\text{T}$  为最大磁通密度，副边匝数  $W_{se}$  可由下式计算：

$$W_{sec} = \frac{V_{sec(min)} \cdot D_{sec(max)}}{4f_s A_e B_m} \quad \text{公式 2-6}$$

磁芯的有效截面积  $A_e = 138\text{mm}^2$ ， $D_{sec(max)} = 1 - 0.15 = 0.85$ ， $V_{sec(min)} = \frac{V_{in(min)}}{n} = \frac{300}{4} = 75 \text{ V}$ 。据

公式 2-6， $W_{sec} = 6.2$ 。选择变压器副边匝数  $W_{sec} = 6$ ，所以原边匝数  $W_p = 24$ 。

- 导线直径和变压器原边绕组导线的数目

当变压器工作频率为 150 kHz 时，铜导线的渗透深度为

$$\Lambda = \sqrt{\frac{2}{2\pi f_s \mu \gamma}} = \sqrt{\frac{1}{3.14 \times 150 \times 10^3 \times 1.25 \times 10^{-6} \times 58 \times 10^6}} = 0.171\text{mm} \quad \text{公式 2-7}$$

这里的  $\gamma$  为导线的电导率， $\mu$  为导线的磁导率。选择直径小于 0.34mm 的铜导线。这里我们选择直径为 0.34mm 的高强度铜导线，有效截面积  $0.0855\text{mm}^2$ 。

原边线圈的最大电流

$$I_{p(max)} = \frac{P_{o(max)}}{\eta_{tr} V_{in(min)}} \quad \text{公式 2-8}$$

这里变压器的最大输出功率  $P_{o(maximal)} = 500 \text{ W}$ ，假如变压器的效率  $\eta_{tr} = 0.98$ 。根据式公式 2-8)， $I_{p(max)} = 2.04\text{A}$ 。选择电流密度  $J = 3.5\text{A/mm}^2$ ，原边的导线的截面积

$S_p = \frac{2.04}{3.5} = 0.583\text{mm}^2$ ，可选用七根直径为 0.33mm 的导线并联。

- 副边绕组的导线数目

这里有两个副边绕组，由一个双半波整流电路组成，所以副边的最大有效值电流

$$I_{s(max)} = \frac{10.4}{\sqrt{2}} = 7.35A。当选择电流密度  $J = 3.5A/mm^2$ ，副边的导线有效截面积$$

$$S_s = \frac{7.35}{3.5} = 2.1mm^2，需要用 25 根直径为 0.33mm 的导线。$$

- 检查磁芯窗口面积的填充系数

EI40 的最大面积  $S_c = 155.4mm^2$ ，所以窗口填充系数

$$K_c = \frac{24 \times 7 \times 0.0855 + 2 \times 6 \times 25 \times 0.0855}{155.4} = 0.26 \quad \text{公式 2-9}$$

### 2.3.5 谐振电感设计

因为  $L_r = 30 \mu H$ ， $L_r$  的最大电流为

$$I_{Lr(max)} = \frac{I_{o(max)} + \frac{1}{2} \Delta I_{max}}{n} = \frac{10.4 + \frac{1}{2} \times 2.08}{4} = 2.86A \quad \text{公式 2-10}$$

选择 EE25 作为磁芯，有效截面积  $42.2 mm^2$ 。选择气隙长度  $\delta = 1.2mm$ 。谐振电感线圈数计算如下：

$$N = \sqrt{\frac{L \cdot \delta}{\mu \cdot Ae}} = 26.06 \quad \text{公式 2-11}$$

选择  $N = 26$ 。检查最大磁感应强度：

$$B_m = \frac{\mu N I_{max} \sqrt{2}}{\delta} = 0.096T < 0.2T \quad \text{公式 2-12}$$

因为谐振电感电流等于变压器原边电流，所以线圈的直径和数目选择与原边相同。根据 3.4 节 模数转换电路，选用 7 根直径 0.33mm 的导线，最后检查变压器的窗口填充系数：

$$K_c = \frac{26 \times 7 \times 0.0855}{81.94} = 0.19 \ll 0.35 \quad \text{公式 2-13}$$

### 2.3.6 输出滤波电感设计

输出滤波电感可由下式计算

$$L_f = \frac{V_{o(min)}}{2 \times (2f_s) \bullet (10\% I_{o(max)})} \left[ 1 - \frac{V_{o(min)}}{\frac{V_{in(max)}}{n} - V_{L_f} - V_D} \right] \quad \text{公式 2-14}$$

$V_{o(min)} = 35V$ ， $I_{o(max)} = 10.4A$ ， $V_{in(max)} = 380V$ ， $n = 4$ ， $V_{L_f} = 0.5V$ ， $V_D = 1.5V$ 。据公式 2-14， $L_f = 35 \mu H$ 。

$L_f$  的最大电流为

$$I_{L_f(max)} = I_{o(max)} + \frac{1}{2} \Delta I_{max} = 10.4 + \frac{1}{2} \times 2.08 = 11.44A \quad \text{公式 2-15}$$

选择 EI30 作为磁芯，最大磁通密度  $B_m = 0.40T$ ，输出滤波电感的变比可由下式计算

$$N = \frac{L_r I_{Lr(\max)}}{A_e B_m} = \frac{35 \times 11.44}{111 \times 0.4} = 9.5 \quad \text{公式 2-16}$$

选择  $N = 10$ ，因此气隙长度为

$$\delta = \frac{\mu_o N^2 A_e}{L_r} = \frac{1.25 \times 10^{-6} \times 10^2 \times 111 \times 10^{-6}}{35 \times 10^{-6}} = 0.3 \text{ mm} \quad \text{公式 2-17}$$

输出滤波电感的最大有效值电流为  $10.4 \text{ A}$ 。选择电流密度  $J = 3.5 \text{ A/mm}^2$ ，线圈的导线面积

$$S_{L_f} = \frac{10.4}{3.5} = 2.97 \text{ mm}^2, \text{ 使用 } 35 \text{ 根直径 } 0.33 \text{ mm}。 \text{EI30 的有效截面积 } S_c = 132 \text{ mm}^2。 \text{最后检查窗口填充系数:}$$

$$K_C = \frac{13 \times 35 \times 0.0855}{132} = 0.295 < 0.35 \quad \text{公式 2-18}$$

### 2.3.7 输出滤波电容

使用  $2200 \mu\text{F}/100 \text{ V}$  的输出滤波电容。

### 2.3.8 输出二极管

二极管的电压限额为

$$V_{cem(DR)} = 2V_{in(\max)} / n = 2 \times 380 / 4 = 190 \text{ V} \quad \text{公式 2-19}$$

二极管的最大电流

$$I_{DR(\max)} = I_o(\max) + \frac{1}{2} \Delta I_{L_f} = 10.4 + \frac{1}{2} \times 1.04 = 10.9 \text{ A} \quad \text{公式 2-20}$$

选择 IR 公司生产的超快恢复二极管 60CTQ150。参数如下： $I_{F(AV)} = 60 \text{ A}$ ， $V_{RRM} = 400 \text{ V}$ ， $V_{fm} = 0.93 \text{ V}$ 。

## 2.4 采样电路的硬件设计

输出电压采样电路由一个简单的分压器和电压跟随器组成，如图 2-3。

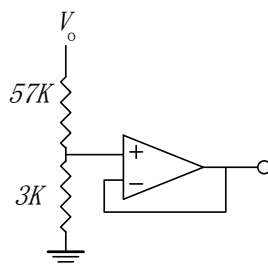


图 2-3. 输出电压采样电路

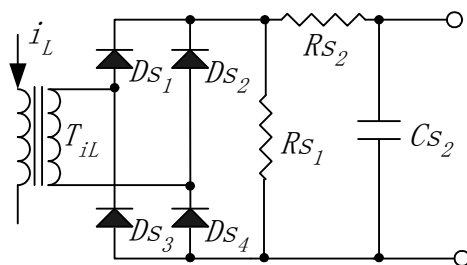


图 2-4. 电感电流采样电路

由于谐振电感电流  $i_L$  是一个交流量，一个电流互感器可以用来采样电感电流。电感电流采样电路如图 2-4 所示。  $D_{S1} \sim D_{S4}$  组成全桥整流。  $R_{S1}$  是一个采样电阻，  $R_{S2}$  用来限流。

输出电流可由一个电流互感器 HDC-15LX 采样。

## 2.5 驱动电路硬件设计

一个简单可靠的带隔离的门极驱动能够适用于每一个 MOSFET 管，如图 2-5。用一个 +12V 的直流电源给四个驱动电路供电。

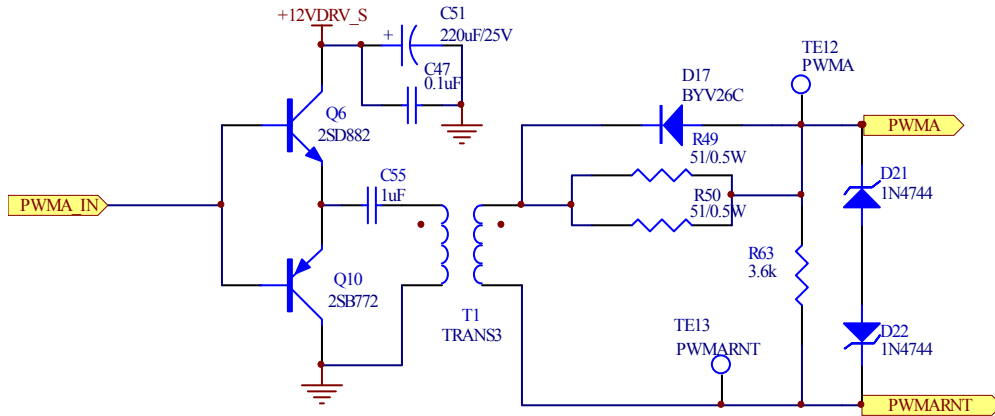


图 2-5. 输出电压驱动电路

## 2.6 光耦隔离的驱动电路的硬件设计

当输出 50% 占空比信号时，使用变压器隔离比较合适。但是当占空比信号变化时，光耦隔离较好。使用 HCPL2611 作为光耦隔离，使用 MOSFET 管的专用驱动芯片 TC4420。

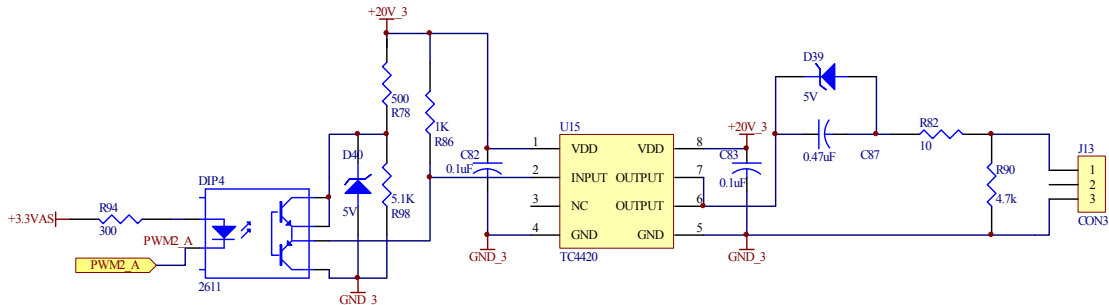


图 2-6. 输出电压驱动电路

## 2.7 接口与控制器

所用的直直变换部分均由一片 DSP chip-MC56F8323 控制，为高频直直变换器提供了一个全数字解决方案。直流变换部分的控制接口如表 2-1 所示。

表 2-1. 与控制器的接口描述 (与 J1 控制器相连)

管脚	管脚名称	描述	管脚	管脚名称	描述
J16-1A	GND_A	模拟地	J16-1B	GND_A	模拟地
J16-2A	OUTPUT_CUR	ADC6 通道, 直直输出电流采样	J16-2B	OUTPUT_VOL	ADC5 通道, 直直输出电压采样
J16-3A			J16-3B	IND_CUR	ADC 通道, 直直电感电流采样
J16-4A			J16-4B		
J16-5A	GND_A	模拟地	J16-5B	GND_A	模拟地
J16-6A	GND_A	模拟地	J16-6B	GND_A	模拟地
J16-7A	+3.3VA	+3.3V 模拟供电电源	J16-7B	+3.3VA	+3.3V 模拟供电电源
J16-8A	GND_A	模拟地	J16-8B	GND_A	模拟地
J16-9A	GND_A	模拟地	J16-9B	GND_A	模拟地
J16-10A	RXD1	SCI1 接收数据输入	J16-10B	RXD1	SCI1 接收数据输入
J16-11A	TXD1	SCI1 发送数据输出	J16-11B	TXD1	SCI1 发送数据输出
J16-12A	GND_D	数字地	J16-12B	GND_D	数字地
J16-13A	GND_D	数字地	J16-13B	GND_D	数字地
J16-14A			J16-14B		
J16-15A	GND_D	数字地	J16-15B	GND_D	数字地
J16-16A	PWM4_S	PWM 输出, 直直控制	J16-16B	PWM4_S	PWM 输出, 直直控制,
J16-17A	PWM3_S	PWM 输出, 直直控制	J16-17B	PWM3_S	PWM 输出, 直直控制
J16-18A	PWM2_S	PWM 输出, 直直控制	J16-18B	PWM2_S	PWM 输出, 直直控制
J16-19A	PWM1_S	PWM 输出, 直直控制	J16-19B	PWM1_S	PWM 输出, 直直控制
J16-20A	PWM6_S	PWM 输出, 同步控制	J16-20B		
J16-21A	PWM5_S	PWM 输出, 同步控制	J16-21B		
J16-22A	GND_D	数字地	J16-22B	GND_D	数字地
J16-23A			J16-23B		
J16-24A			J16-24B		
J16-25A	GND_D	数字地	J16-25B	GND_D	数字地
J16-26A	INDCUR_PRO	FAULTA2, 如果直直变换电感过流, 屏蔽 PWM 输出	J16-26B	INDCUR_PRO	FAULTA2, 如果直直变换电感过流, 屏蔽 PWM 输出
J16-27A			J16-27A		
J16-28A	GND_D	数字地	J16-28B	GND_D	数字地
J16-29A			J16-29B		
J16-30A	GND_D	数字地	J16-30B	GND_D	数字地

基于 56F8323 的数字 AC/DC 开关电源设计, 第 0 版

表 2-1. 与控制器的接口描述 (与 J1 控制器相连) (续)

管脚	管脚名称	描述	管脚	管脚名称	描述
J16-31A	GND_D	数字地	J16-31B	GND_D	数字地
J16-32A	+5V_DSP	+5V 数字供电电源	J16-32B	+5V_DSP	+5V 数字供电电源

## 第 3 章 控制板的硬件结构

### 3.1 绪论

整个系统包含两块，功率因数校正电路和直直变换电路。该控制板用于控制这两个部分采用兼容的统一硬件设计。本章将说明详细说明控制板的硬件设计。

控制板包括 6 部分，分别是 1) 控制系统电路；2) 中央处理器电路；3) 模数转换电路；4) 电源电路；5) 数模转换电路；6) LED 显示电路；7) 信号输出接口。

### 3.2 控制系统电路

系统电路显示六部分和各输出引脚排列之间的联系。

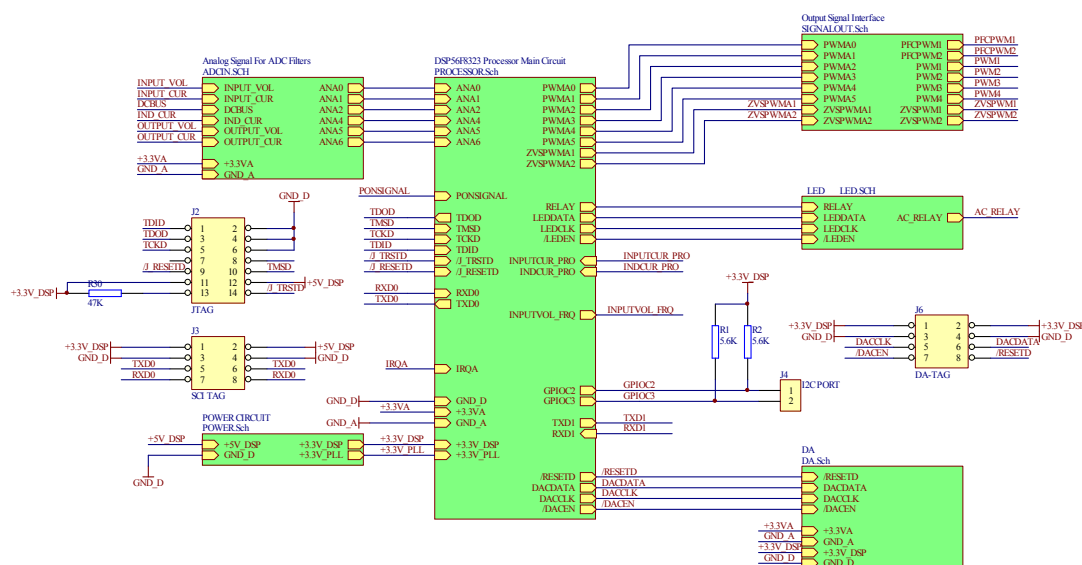


图 3-1. 子系统联接图

表 3-1. DSP 控制板输出引脚描述 (与功率板 J16 and J17 相连)

管脚	管脚名称	描述	管脚	管脚名称	描述
J1-1A	GND_A	模拟地	J1-1B	GND_A	模拟地
J1-2A	OUTPUT_CUR	ADC6 通道，直直变换输出电压采样	J1-2B	OUTPUT_VOL	ADC5 通道，直直变换电压采样
J1-3A	DCBUS	ADC4 通道，PFC 输出电压采样	J1-3B	IND_CUR	ADC2 通道，直直变换电感电流采样
J1-4A	INPUT_VOL	ADC0 通道，PFC 输入电压采样	J1-4B	INPUT_CUR	ADC1 通道，PFC 输入电流采样
J1-5A	GND_A	模拟地	J1-5B	GND_A	模拟地

表 3-1. DSP 控制板输出引脚描述 (与功率板 J16 and J17 相连) (续)

管脚	管脚名称	描述	管脚	管脚名称	描述
J1-6A	GND_A	模拟地	J1-6B	GND_A	模拟地
J1-7A	+3.3VA	+3.3V 模拟供电电源	J1-7B	+3.3VA	+3.3V 模拟供电电源
J1-8A	GND_A	模拟地	J1-8B	GND_A	模拟地
J1-9A	GND_A	模拟地	J1-9B	GND_A	模拟地
J1-10A	RXD1	SCI1 接收数据输入	J1-10B	RXD1	SCI1 接收数据输入
J1-11A	TXD1	SCI1 发送数据输出	J1-11B	TXD1	SCI1 发送数据输出
J1-12A	GND_D	数字地	J1-12B	GND_D	数字地
J1-13A	GND_D	数字地	J1-13B	GND_D	数字地
J1-14A	AC_RELAY	输入延迟控制信号	J1-14B	AC_RELAY	输入延迟控制信号
J1-15A	GND_D	数字地	J1-15B	GND_D	数字地
J1-16A	PWM4	PWM 输出, 直直控制	J1-16B	PWM4	PWM 输出, 直直控制
J1-17A	PWM3	PWM 输出, 直直控制	J1-17B	PWM3	PWM 输出, 直直控制
J1-18A	PWM2	PWM 输出, 直直控制	J1-18B	PWM2	PWM 输出, 直直控制
J1-19A	PWM1	PWM 输出, 直直控制	J1-19B	PWM1	PWM 输出, 直直控制
J1-20A	PFCPWM2	PWM 输出, PFC 控制	J1-20B	ZVSPWM2	PWM 输出, 同步控制
J1-21A	PFCPWM1	PWM 输出, PFC 控制	J1-21B	ZVSPWM1	PWM 输出, 同步控制
J1-22A	GND_D	数字地	J1-22B	GND_D	数字地
J1-23A	INPUTVOL_FRQ	输入电压频率	J1-23B	INPUTVOL_FRQ	输入电压频率
J1-24A	PONSIGNAL	输入 IO 口, 测试电源信号	J1-24B	PONSIGNAL	输入 IO 口, 测试电源信号
J1-25A	GND_D	数字地	J1-25B	GND_D	数字地
J1-26A	INDCUR_PRO	FAULTA2, 如果直直变换电感电流过流, 屏蔽 PWM 输出	J1-26B	INDCUR_PRO	FAULTA2, 如果直直变换电感电流过流, 屏蔽 PWM 输出
J1-27A	INPUTCUR_PRO	FAULTA1, 如果 PFC 输入过流, 屏蔽 PWM 输出	J1-27A	INPUTCUR_PRO	FAULTA1, 如果 PFC 输入过流, 屏蔽 PWM 输出
J1-28A	GND_D	数字地	J1-28B	GND_D	数字地
J1-29A	IRQA	外部中断请求 A	J1-29B	IRQA	外部中断请求 A
J1-30A	GND_D	数字地	J1-30B	GND_D	数字地
J1-31A	GND_D	数字地	J1-31B	GND_D	数字地
J1-32A	+5V_DSP	+5V 数字供电电源	J1-32B	+5V_DSP	+5V 数字供电电源

表 3-2. JTAG 接口引脚描述 (与 J204 通信板相连)

管脚	管脚名称	描述	管脚	管脚名称	描述
J2-1	TDID	测试数据输入	J2-2	GND_D	数字地
J2-3	TDOD	测试数据输出	J2-4	GND_D	数字地
J2-5	TCKD	测试时钟信号输入	J2-6	GND_D	数字地
J2-7	NOP		J2-8	NOP	
J2-9	/J_RESETD	复位	J2-10	TMSD	测试模式选择输入
J2-11	+3.3V_DSP	+3.3V 数字电源	J2-12	+5V_DSP	+5V 数字电源
J2-13	PULLUP	+3.3V Pull-up 管脚	J2-14	/J_TRSTD	复位测试

表 3-3. SCI 接口引脚描述 (与 J201 通信板相连)

管脚	管脚名称	描述	管脚	管脚名称	描述
J3-1	+3.3V_DSP	+3.3V 数字供电电源	J3-2	+5V_DSP	+5V 数字供电电源
J3-3	GND_D	数字地	J3-4	GND_D	数字地
J3-5	TXD0	SCI0 发送数据输出	J3-6	TXD0	SCI0 发送数据输出
J3-7	RXD0	SCI10 接收数据输入	J3-8	RXD0	SCI10 接收数据输入

表 3-4. DAC 调试接口引脚描述 (专用于调试)

管脚	管脚名称	描述	管脚	管脚名称	描述
J3-1	+3.3V_DSP	+3.3V 数字供电电源	J3-2	+3.3V_DSP	+3.3V 数字供电电源
J3-3	GND_D	数字地	J3-4	GND_D	数字地
J3-5	DACCLK	DAC 时钟信号	J3-6	DACDATA	DAC 数据信号
J3-7	/DACEN	DAC 使能信号	J3-8	/RESETD	DAC 复位信号

### 3.3 CPU 电路

这个电路说明了 DSP 周边各信号的关系。

PWMA0、PWMA1 用于 PFC 控制，PWMA2、PWMA3、PWMA4 和 PWMA5 用于直直变换器控制。FAULTA1 和 FAULTA2 用于硬件保护。如果通过 PFC 输入电感的电流过大，FAULTA1 高电平，表明出现一个过流故障信号，PWM 将被屏蔽输出。FAULTA2 信号也一样，如果流过直直变换器原边电感电流过大，FAULTA2 将变为高电平，PWM 输出被屏蔽。

ANA0、ANA1、ANA2、ANA4、ANA5、ANA6 用来采样模拟信号。ANA7 用来做模数转换测试。

### 第 3 章 控制板的硬件结构

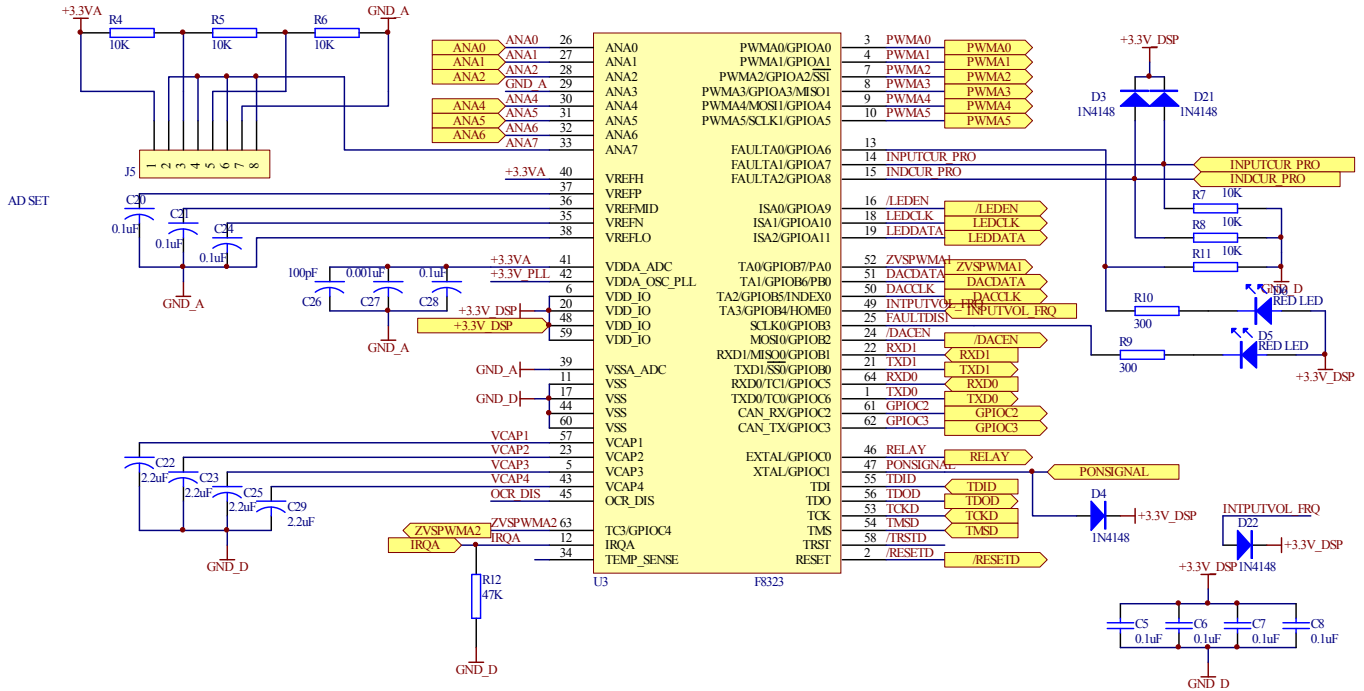


图 3-2. CPU 电路

表 3-5 说明了通用 IO 口的使用情况。

表 3-5. GPIO 资源

管脚	管脚名称	描述
GPIOC0	RELAY	控制信号的延迟，如果高电平，关闭延迟
GPIOB6	DACDATA	DAC 控制信号
GPIOB5	DACCLK	
GPIOB2	/DACEN	
GPIOA11	LEDDATA	LED 控制信号
GPIOA10	LEDCLK	
GPIOA9	/LEDEN	
GPIOB2	FAULTDIS3	故障显示
GPIOB3	FAULTDIS2	
GPIOB4	FAULTDIS1	
GPIOC2	GPIOC2	I <sup>2</sup> C 预留端口
GPIOC3	GPIOC3	
GPIOC1	PONSIGNAL	测试电源信号

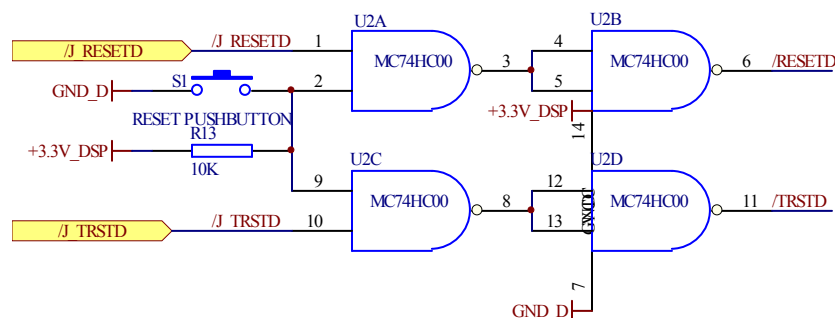


图 3-3. 复位电路

图 3-3 所示为复位电路，如果 S1 闭合，/RESETD 和 /TRSTD 变为低电平，DSP 和 JTAG 都被复位。

### 3.4 模数转换电路

ADC 电路过滤采样的模拟信号。这里有 6 路模拟信号，其中三个用于 PFC 控制，另外三个用于直直变换控制。

图 3-4. ADC 资源分布

管脚	管脚名称	描述
ANA0	INPUT_VOL	输入电压采样
ANA1	INPUT_CUR	输入电流采样
ANA2	IND_CUR	直直变换部分电感电流采样
ANA3	GND_A	地
ANA4	DCBUS	直流母线电压采样
ANA5	OUTPUT_VOL	输出电压采样
ANA6	OUTPUT_CUR	输出电流采样
ANA7	CONFIG	预留软件配置

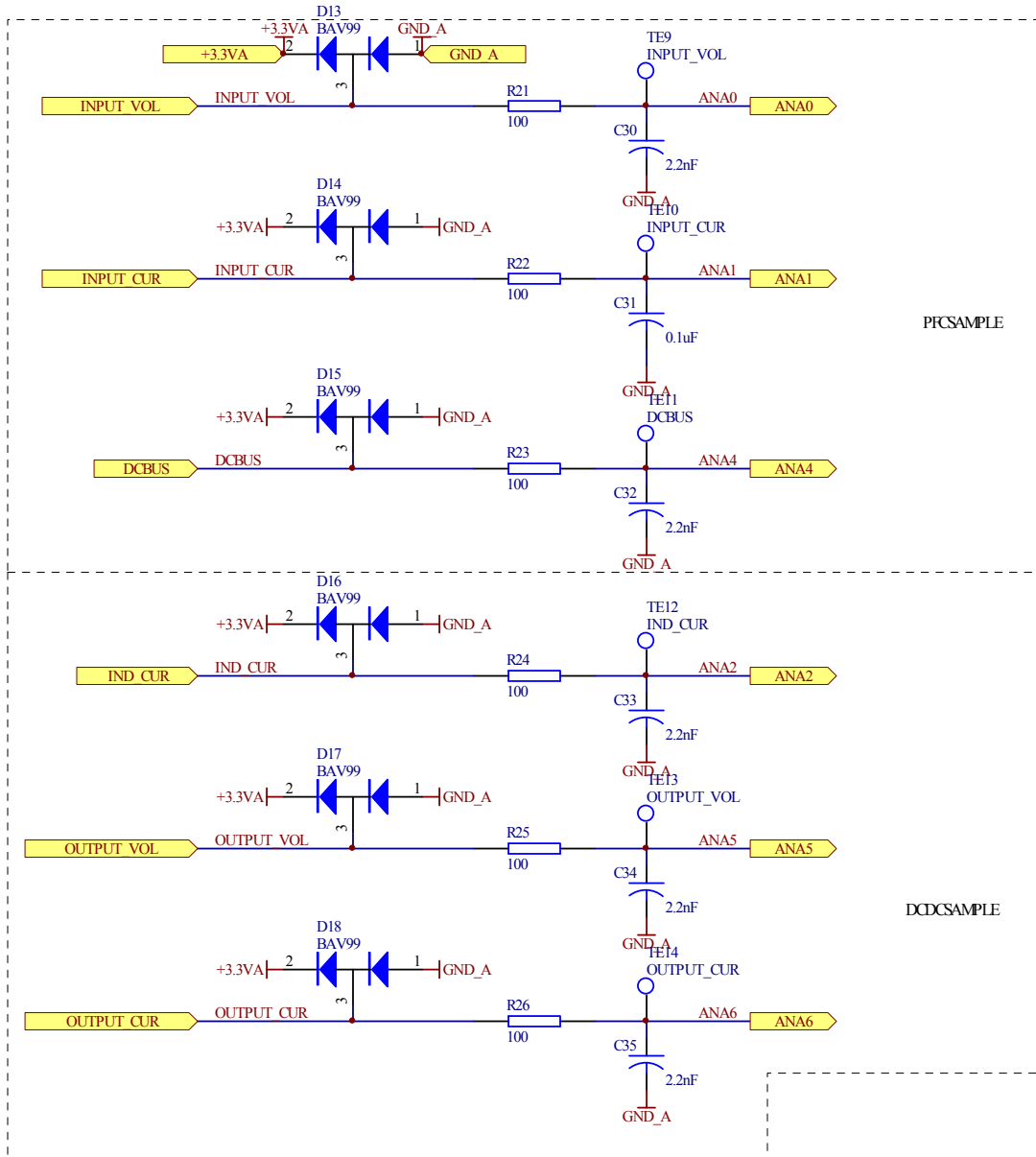


图 3-5. 模数转换电路

### 3.5 电源电路

电源电路将 +5V 直流电压转换为 +3.3V 的直流电压作为 DSP 的电源。

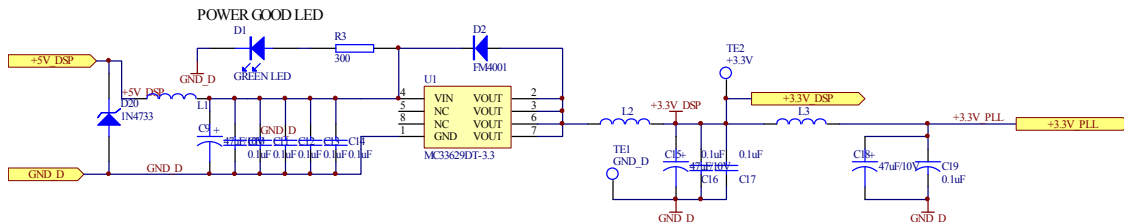


图 3-6. 电源电路

### 3.6 数模转换电路

DAC 电路用于调试，与电路的常规控制无关。

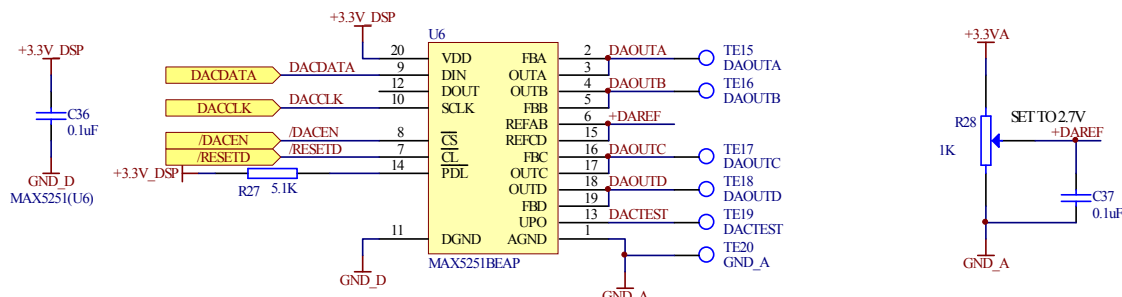


图 3-7. 模数转换电路

### 3.7 LED 显示电路

这个电路用于系统参数的显示，比如输入电压、输入电流、输出电压和输出电流等。

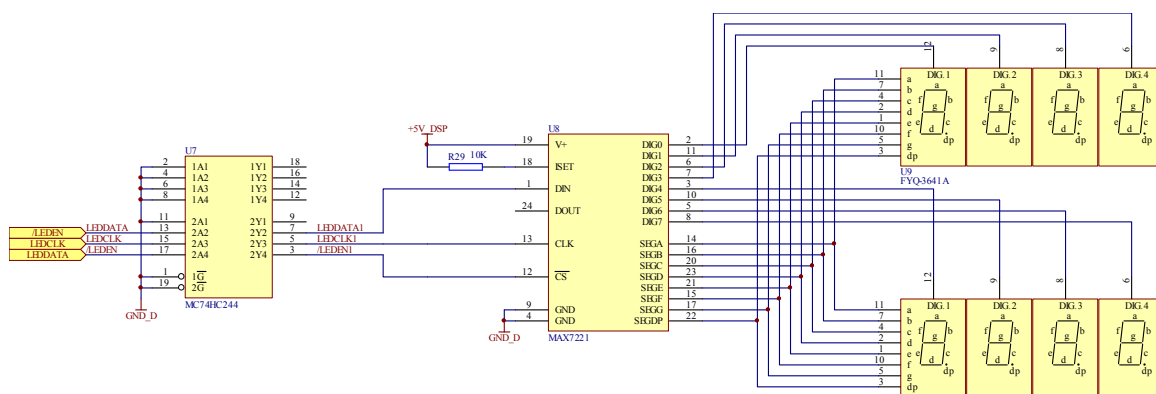


图 3-8. LED 显示电路

### 3.8 信号输出接口

这个接口将 3.3 V 电压转换成 5 V 电压。

表 3-6. PWM 口资源分布

管脚	PFC 部分	描述	直直变换部分	描述
PWM0	PFCPWM1	PFC 驱动信号	PWM5	同步驱动信号
PWM1	PFCPWM2		PWM6	
PWM2			PWM1	全桥直直变换器的驱动信号
PWM3			PWM2	
PWM4			PWM3	
PWM5			PWM4	
TA0	ZVSPWM1	ZVS 辅助管驱动信号		
TC3	ZVSPWM2			

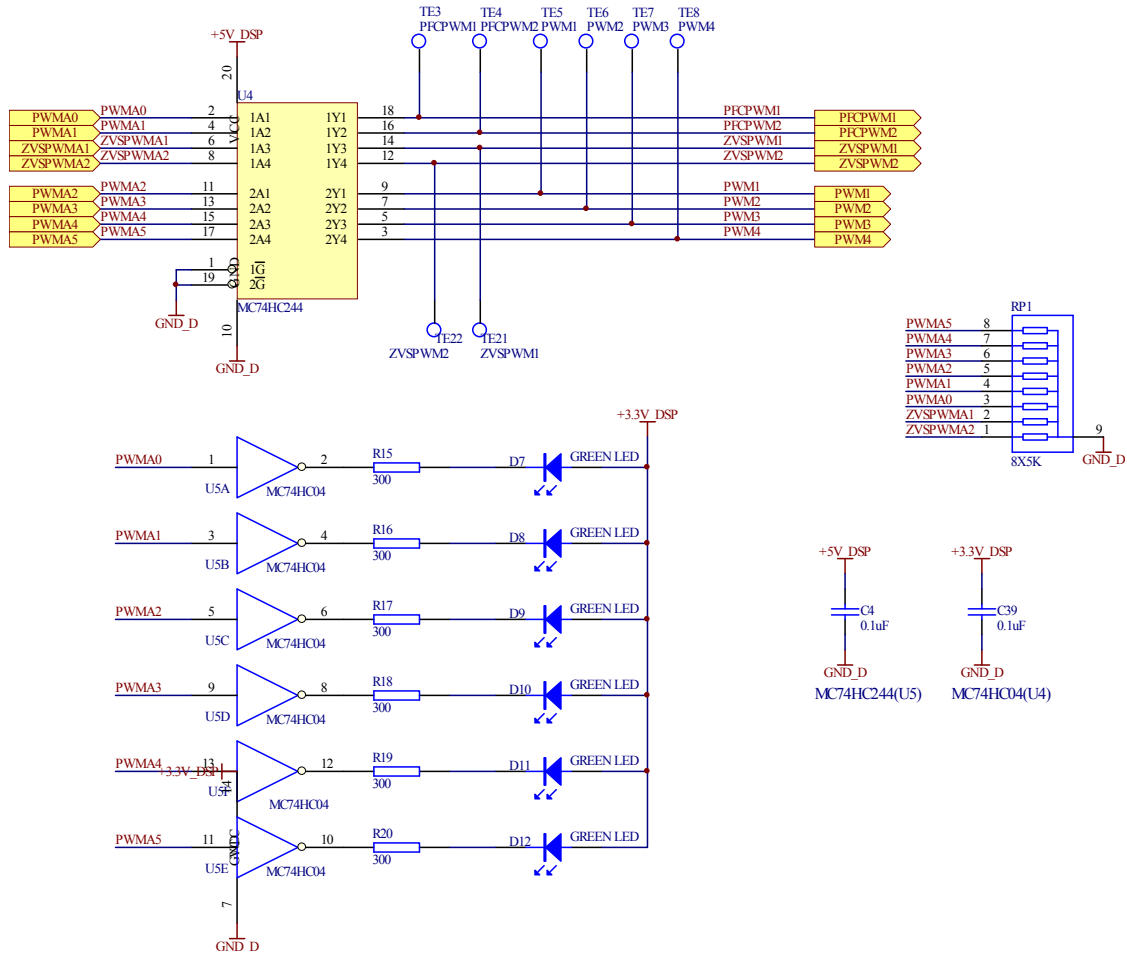


图 3-9. 信号输出接口

## 第 4 章 通信接口板的硬件结构

### 4.1 介绍

为了减少控制器的尺寸，使之成为更具通用目的的通信平台，设计了专用接口板，它在电源模块和电脑之间提供了混合通信等功能，如 JTAG 调试和 SCI 接口，同时出于安全考虑，电力电子及微电子产品间采用了必要的电气隔离。

通信系统是由两部分组成，JTAG 电路和 SCI。设计 JTAG 的目的是为了调试和 DSP 编程。设计 SCI 是为了与电脑及电脑终端的后台通信，由此电源管理和监控可以很方便地实现。

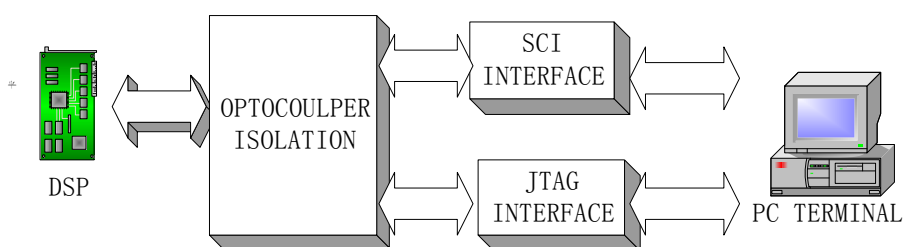


图 4-1. 通信板结构图

表 4-1. JTAG 接口引脚描述 (与控制器 J2 相连)

管脚	管脚名称	描述	管脚	管脚名称	描述
J204-1	TDID1	测试数据输入	J204-2	GND_D	数字地
J204-3	TDOD1	测试数据输出	J204-4	GND_D	数字地
J204-5	TCKD1	测试时钟信号输入	J204-6	GND_D	数字地
J204-7	NOP		J204-8	NOP	
J204-9	/J_RESETD1	复位	J204-10	TMSD1	测试模式选择输入
J204-11	+3.3V_DSP	+3.3V 数字供电电源	J204-12	+5V_DSP	+5V 数字供电电源 r
J204-13	PULLUP	+3.3V Pull-up 管脚	J204-14	/J_TRSTD1	复位测试

表 4-2. SCI 接口引脚描述 (与控制器 J3 相连)

管脚	管脚名称	描述	管脚	管脚名称	描述
J201-1	+3.3V_DSP	+3.3V 数字供电电源	J201-2	+5V_DSP	+5V 数字供电电源
J201-3	GND_D	数字地	J201-4	GND_D	数字地
J201-5	TXD11	SCI0 发送数据输出 t	J201-6	TXD11	SCI0 发送数据输出
J201-7	RXD11	SCI10 接收数据输入	J201-8	RXD11	SCI10 接收数据输入

## 4.2 并行 JTAG 接口

因为 MC56F800E 的核心集成了 JTAG/EOnCE 功能，DSP 可利用并行口通过简单电路实现调试和编程，无需专门的仿真器。出于安全考虑，所有 DSP 和 PC 间的通信信号由光耦合器 HCPL 2611 进行隔离。

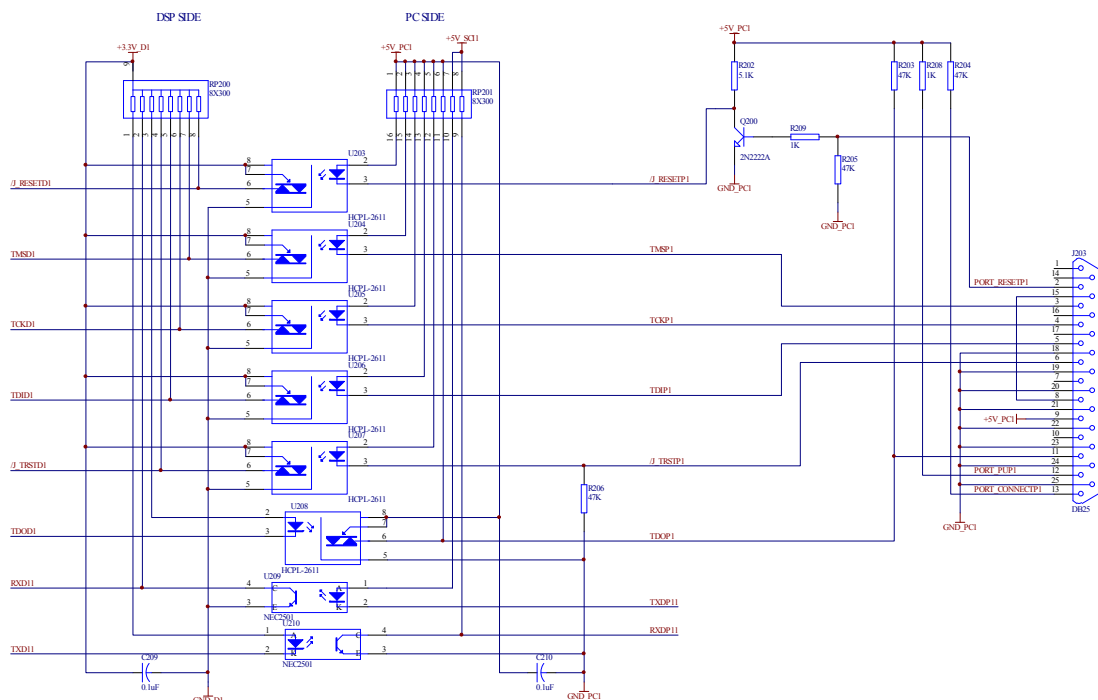


图 4-2. 并行 JTAG 接口

## 4.3 SCI 接口

这种电路是 DSP 与 SCI 之间的串行通信接口。DC/DC 电荷泵电压反转专用集成电路 TC7660 是用来从 PC 产生 +5V 电源，用于 MAX202CSE 的供电电源，MAX202CSE 是符合 RS232 通讯协议的接受发送专用集成电路。





## 第 5 章 控制策略设计

### 5.1 功率因数校正系统

基于 MC56F8323, 图 5-1 所示为一个数字功率因数校正系统的实现原理图。主电路包含两个交错工作的功率开关。该电路由  $Q_1/Q_2$ 、 $D_1/D_2$ 、 $L_q/L_w$ 、滤波电容  $C$  和包括 EMI 滤波器、输入继电器和全波整流器组成。

### 5.2 功率因数校正算法

功率因数 (PF) 定义为交流输入的有功功率和视在功率之比。假设输入电压则是一个完美的正弦波, PF 可以定义为输出的电流失真度和相移角余弦之积。因此, 功率因数校正电路的主要任务是:

- 控制输入电流, 使电流尽量接近正弦波, 并与输入电压保持同相位;
- 控制输出电压, 保证输出电压的稳定;

因此需要两个闭环控制电路:

- 电压环是外环, 对输出电压采样校正实现电压稳定输出。
- 电流环是内环, 对输入电流采样校正使输入电流为标准正弦量, 以减少输入电流谐波。

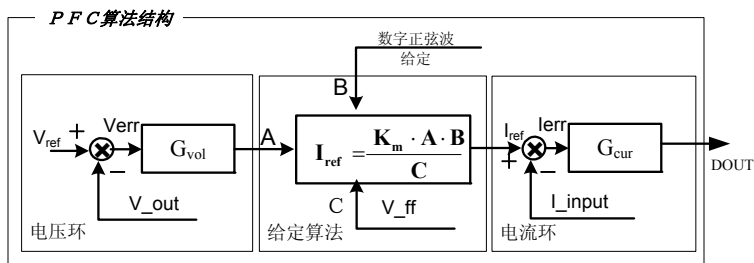


图 5-1. 数字 PFC 算法结构设计

据 PFC 的理论, PFC 算法, 可分为三个部分:

- 电压外环保证其输出电压跟随参考电压;
- 给定算法保证输入电流正弦, 并完成恒定功率前馈;
- 电流内环实现输入电流跟随给定电流, 即完成 PFC 功能。

#### 5.2.1 电流给定算法

在传统 PFC 模拟控制算法中, 电流的波形给定是以输入电压波形作为依据, 同时为了达到恒定功率电流均值控制, 电流环的给定将输入电压有效值平方作为倒数, 公式如下:

$$i_L^* = \frac{K_m \cdot v_{vo}}{V_{ff}^2} V_s |\sin \omega_0 t| \quad \text{公式 5-1}$$

式中,  $i_L^*$  为输入电流给定;  $k_m$  为比例常数;  $v_{vo}$  为电压调节器的输出;  $v_s$  为输入电压的瞬时值;  $v_{ff}$  为前馈电压的有效值。

在模拟实现的 PFC 算法中, 由于将输入电压波形作为输入电流的波形给定, 这样就势必将输入电压的纹波带入输入电流控制, 如果电源外界工作环境差, 将较大程度地影响电源的输入功率因数校正效果。此外, 由于输入电压作为电流给定, 为完成输入电压恒定功率前馈作用, 使得电流给定算法中的分母作为输入电压有效值的平方, 这样也会在数字算法中带来额外的计算开销, 占用 DSP 的计算资源。在基于 DSP 纯数字控制中, 由于正弦给定可以方便地由 DSP 内部软件完成, 不仅给定波形为纯净正弦, 不受输入电压的影响, 其算法结构也相对有了一定程度的简化, 其算法结构如下式:

$$i_L^* = \frac{K_m \cdot V_{vo}}{V_{ff}} I_{shape} \quad \text{公式 5-2}$$

式中,  $I_{shape}$  为 DSP 软件程序生成的纯正弦给定;  $k_m$  为比例常数;  $v_{vo}$  为电压调节器的输出;  $v_{ff}$  为前馈电压的有效值。

这表明, 在模拟算法中电流给定通过输入电压计算得到, 不可避免地将纹波电压引入电流控制。一旦外界环境发生变化, 将明显影响功率因数校正效果。但数字算法可以完美地避免这种影响。该给定电流由 DSP 内部生成, 即使输入电压有很大失真, 波形也为较好的正弦波, 因此该系统输入电流是很纯净的正弦波, 从而得到一个较好的功率因数校正效果。此外, 在模拟算法中, 输入电压作为电流给定, 使得电流给定算法中的分母为给定输入电压有效值的平方, 而数字算法中不需要输入电压的平方, 因此其算法结构也有了一定程度的简化。

### 5.2.2 电压环和电流环设计

由于 PI 调节器算法简单、可靠性高, 一直被广泛应用于工业控制。本样机的电压环和电流环调节器均采用 PI 算法。

为了简化分析, 作以下假设:

- 输入电流很好地跟随给定电流, 正比于输入电压
- 功率因数为 1
- 输出功率恒定



图 5-2. 简化 PFC 模型

因为输入电流正比于输入电压, 假设采样电流很好地跟随给定电流:

$$i_{in} = K_i \frac{\sqrt{2}P_{in}}{V_{rms}} |\sin \omega_0 t| \quad \text{公式 5-3}$$

式中:  $k_i$  是输入电流采样系数;  $p_{in}$  为平均输入功率;  $v_{rms}$  是输入电压的有效值。输入功率等于输出功率, 所以:

$$P_{in} = P_{out} = V_o \cdot I_o \quad \text{公式 5-4}$$

式中： $P_{out}$  是平均输出功率； $v_o$  是平均输出电压； $I_o$  的平均输出电流。综合公式 5-2、公式 5-3、公式 5-4，设给定正弦采样系数为 1：

$$V_o I_o = P_{in} = \frac{i_{in} \cdot V_{rms}}{\sqrt{2} K_i |\sin \omega_0 t|} = \frac{K_m V_{rms}}{\sqrt{2} K_i K_{ff} V_{ff}} V_{vo} = K \cdot V_{vo} \quad \text{公式 5-5}$$

其中：

$$K = \frac{K_m V_{rms}}{\sqrt{2} K_i K_{ff} V_{ff}} \quad \text{公式 5-6}$$

$K$  是一个常量。

假设 ( $v_o$ 、 $I_o$ 、 $v_{vo}$ ) 是电压的稳定点，根据小信号分析法，在公式 5-5 中引入小信号扰动：

$$(V_o + \tilde{v}_o)(I_o + \tilde{i}_o) = K(V_{vo} + \tilde{v}_{vo}) \quad \text{公式 5-7}$$

其中： $v_o$ 、 $I_o$ 、 $v_{vo}$  是稳定部分； $\tilde{v}_o$ 、 $\tilde{i}_o$ 、 $\tilde{v}_{vo}$  是小信号部分，我们得到：

$$\tilde{i}_o = \frac{K}{V_o} \tilde{v}_{vo} - \frac{I_o}{V_o} \tilde{v}_o \quad \text{公式 5-8}$$

$v_o$ 、 $I_o$  是稳定部分； $\tilde{v}_o$ 、 $\tilde{i}_o$  是小信号扰动。考虑到相关的输出电流：

$$i_o = C \frac{dv_o}{dt} + \frac{P_{out}}{v_o} \quad \text{公式 5-9}$$

运用小信号分析法分析式 (5.9)：

$$\tilde{i}_o = C \frac{d\tilde{v}_o}{dt} - \frac{P_{out}}{V_o^2} \tilde{v}_o \quad \text{公式 5-10}$$

所以：

$$\frac{K}{V_o} \tilde{v}_{vo} - \frac{I_o}{V_o} \tilde{v}_o = C \frac{d\tilde{v}_o}{dt} - \frac{I_o}{V_o} \tilde{v}_o \quad \text{公式 5-11}$$

很容易得出如下的 PFC 传递函数：

$$G_v(S) = \frac{\tilde{v}_o}{\tilde{v}_{vo}} = \frac{K}{SCV_o} \quad \text{公式 5-12}$$

因为是离散数字控制，所以在建立模型时必须考虑采样时间和延迟，对式公式 5-12 进行 Z 变换，得到其离散功率传递函数：

$$G_{vh}(z) = Z(G_{vh}(S)) = (1 - z^{-1})Z\left[\frac{G_v(S)}{S}\right] = \frac{K \cdot T_s}{CV_o(z-1)} \quad \text{公式 5-13}$$

其中： $T_s$  是电压回路的采样周期。

离散电压回路结构如图 5-3，其中： $k_{vs}$  是电压进行采样模； $G_{VEA}(Z)$  的是离散控制传递函数； $G_{vh}(Z)$  的是离散功率传递函数。在推导离散功率传递函数必须考虑离散控制传递函数。

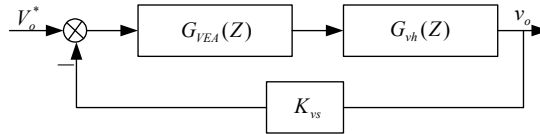


图 5-3. 离散电压环结构

电压调节器采用 PI 调节，所以：

$$G_{VEA}(z) = K_{pv} + \frac{K_{iv}z}{z-1} = \frac{(K_{pv} + K_{iv})z - K_{pv}}{z-1} = K_p \frac{z-\xi}{z-1} \tag{公式 5-14}$$

其中： $k_{pv}$  是 P 参数； $k_{iv}$  是 I 参数； $k_p$  和  $\xi$  是临时变量。 $K_p = K_{pv} + K_{iv}$

$$\xi = \frac{K_{pv}}{K_{pv} + K_{iv}} \tag{公式 5-15}$$

电压开环传递函数是：

$$G_{vopen}(z) = K_{vs} G_{VEA}(z) G_{vh}(z) \tag{公式 5-16}$$

为了抑制输出电压二次谐波对电流环的影响，电压环必须有抑制 100-120 Hz 范围内电压谐波的能力。设计开环截止频率为 60 Hz，相位裕度 45，根据开环传递函数的特性，很容易求出电压环的 PI 参数，电流环也为 PI 调节器，其设计思路和推导步骤与电压环类似。

在求解得到电压环、电流环的各个控制系数后，通过仿真验证和实验调试，最终系统的详细控制参数如表 5-1 所示。为了保证在输入电压大范围变化时系统性能始终达到最佳状态，当输入电压有效值为 110 V 制式和 220 V 制式时，电流环可以灵活采用不同的 PI 参数，这也是模拟控制难以做到的。

表 5-1. PFC 实验 PI 参数

输入电压	调节环	系数	符号	数值
110V	电压环	比例系数	Kpv	5
		积分系数	Kiv	0.007
	电流环	比例系数	Kpi	0.17
		积分系数	Kii	0.044
220V	电压环	比例系数	Kpv	5
		积分系数	Kiv	0.007
	电流环	比例系数	Kpi	0.44
		积分系数	Kii	0.09

### 5.3 DC/DC 变换系统控制

如图 5-4 所示，主电路由四个开关管 ( $Q_1$ — $Q_4$ )；变压器 ( $T_r$ )；隔直电容 ( $C_r$ )；副边同步整流管 ( $Q_5$  和  $Q_6$ )；滤波电感 ( $L_{f1}$  和  $L_{f2}$ )；输出滤波电容 ( $C_f$ ) 组成。输入电压为 380 V 直流，开关频率 150 kHz。

忽略 PWM 调制时的死区时间，上下桥臂两管驱动波形  $180^\circ$  互补。通过调整相移达到恒定输出，当  $\alpha = 0^\circ$ ， $Q_1/Q_4$  或  $Q_2/Q_3$  同步，输出最高；当  $\alpha = 180^\circ$ ， $Q_1/Q_4$  或  $Q_2/Q_3$  同步，输出电压为零。MC56F8323 有三个采样信号：输出电压 ( $V_o$ )、初级电感电流 ( $i_L$ )、输出电流 ( $i_o$ )。

DSP 内部的 PWM1~PWM4 端口输出死区固定、占空比大小固定的驱动信号，并通过实时改变相移角的大小来实现变换器输出稳压功能。同时，由同步信号与前级信号的逻辑关系，产生同步管的驱动信号。采用数字控制的直流 / 直流变换系统，其软件功能除了完成所有功率管控制主要任务外，还可以实现输出电压和输出电流软件保护、电感电流过流保护、将变换器各电压电流信号通过输入输出接口送至 LED 电路显示，与后台计算机 SCI 通信。

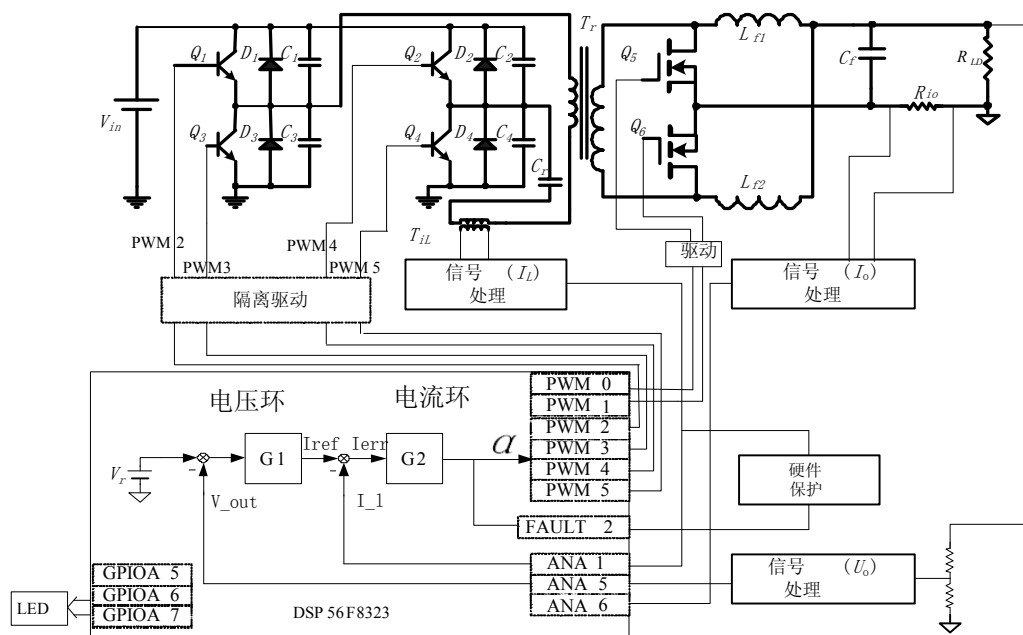


图 5-4. 基于 MC56F8323 的 PFC 模块架构

### 5.3.1 直流 / 直流变换算法

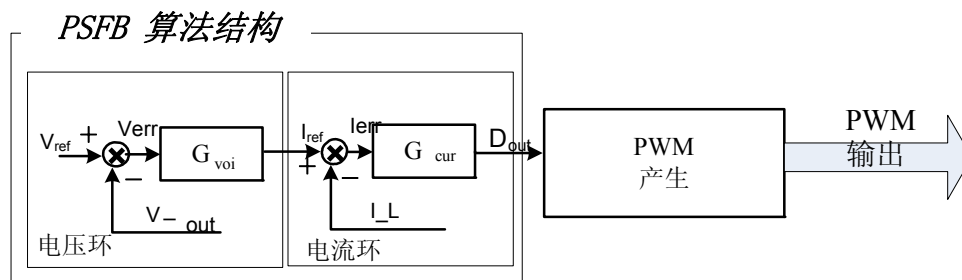


图 5-5. PSFB 离散控制结构

系统采用电压环和电流环双环控制算法，输出采样值  $v_{out}$  与内部电压基准  $v_{ref}$  比较生成电压误差信号  $v_{err}$ ，经过调节器  $G_{voil}$  构成电压外环；电压外环输出作为电流内环基准  $I_{ref}$ ，与原边电感电流采样信号  $I_L$  比较，经过调节器  $G_{cur}$  构成电流内环，电流环的 PI 调节输出即控制信号 — 相移  $\alpha$ 。

### 5.3.2 电压环和电流环设计

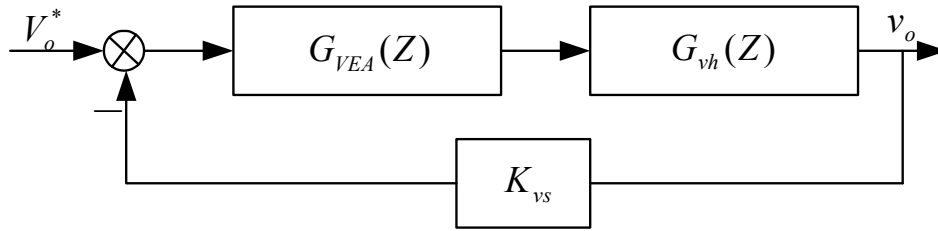


图 5-6. 功率因数校正算法

电压环和电流环的控制仍采用 PI 控制，DSP 的控制实际上是一种离散的数字控制，它只能根据采样时刻的偏差值计算控制量，其传递函数如下：

$$\begin{cases} U(n) = K_0 \times E(n) + I(n-1) \\ I(n) = I(n-1) + K_1 \times E(n) + K_{corr} \times E_{pi} \\ E_{pi} = U_s - U(n) \end{cases} \quad \text{公式 5-17}$$

$U_s$  由如下计算：

$$U_s = \begin{cases} U_{max} & U(n) \geq U_{max} \\ U_{min} & U(n) \leq U_{min} \\ U(n) & else \end{cases}$$

式中：

- $U(n)$  是第  $n$  次采样值的计算结果；
- $E(n)$  是采样第  $n$  个样本值时的变量误差；
- $I(n)$  是前  $n$  个样本值的积分量；
- $I(n-1)$  是前  $n-1$  个样本值的积分量；
- $K_0$  是比例系数；
- $K_1$  是积分系数；
- $K_{corr}$  是抗饱和的系数；
- $E_{pi}$  抗饱和项；  $K_{corr} \times E_{pi}$  只在  $U(n)$  溢出时起作用，所以，通常  $E_{pi}$  为 0。

通过仿真验证和实验调试得到电压环和电流环详细控制参数。

表 5-2. DCDC 实验 PI 参数

调节环	系数	符号	数值
电压环	比例系数	Kpv	0.195
	积分系数	Kiv	0.004
电流环	比例系数	Kpi	0.42
	积分系数	Kii	0.001

## 第 6 章 软件系统设计 — PWM 控制策略

### 6.1 PFC PWM 控制策略

PFC 控制需要两个脉宽调制信号之间，其中有一个相移 180°。MC56F8323 器件的 PMVAL0 和 PMVAL1 是用来产生这两个脉宽调制信号。

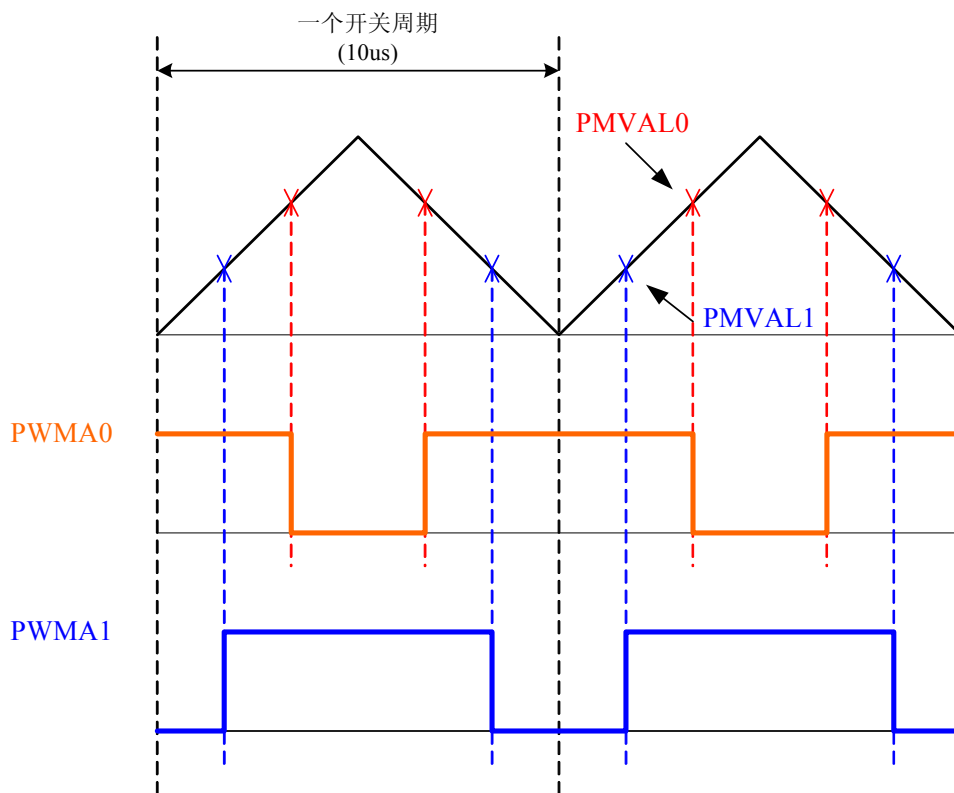


图 6-1. PFC 脉宽调制信号产生

如图 6-1 所示，PMVAL0 是高电平而 PMVAL1 是低电平。PFC 电流环输出写入 PMVAL0，PMVAL1 和 PMVAL0 有下列关系：

$$PMVAL0 + PMVAL1 = PWMCM$$

所以

$$PMVAL1 = PWMCM - PMVAL0$$

ZVS 辅助电路的开关管在主电路开关管之前导通。ZVS 持续时间为控制关断的升压二极管时间加上主电路 MOSFET 的漏极电压谐振到零所需时间。然后 ZVS 开关管关闭和主电路开关管同时开启。

图 6-2 所示为主电路和 ZVS 电路晶体管的栅极驱动波形。ZVS 驱动一直处于高电平直到主电路晶体管开启。ZVS 晶体管保持一段时间高电平（取决于主电路 MOSFET 管和二极管的反向恢复特性）。然后 ZVS 开关

管关闭，主电路开关管同时开启。对照  $V_{gQ1}$ ，ZVS 晶体管的门极驱动波形由 DSP 产生，如下图  $t_1$  时刻所示， $V_{gQ2}$  的上升沿可从工作在变频率 PWM 模式的计数器模块得到。 $V_{gQ2}$  保持高电平至  $t_2$  时刻。因此有

$$TMRCMP1 = Const$$

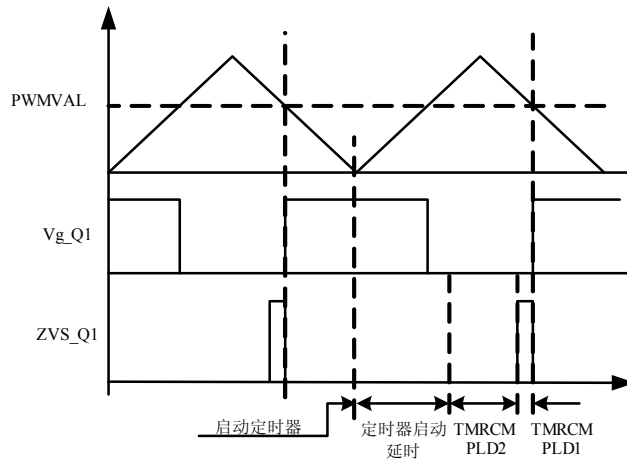
$$TMRCMP2 = 2 \times PWMCM - PWMVALUE - TMRCMP1 - Delay$$


图 6-2. 主电路和 Z V S 电路的晶体管栅极驱动波形

### 6.1.1 刷新 DC/DC PWM 寄存器

DC/DC 需要四个 PWM 信号，其中  $Q_1$  与  $Q_3$ 、 $Q_2$  与  $Q_4$  驱动信号  $180^\circ$  互补。 $Q_1$  与  $Q_4$ 、 $Q_2$  与  $Q_3$  驱动信号之间有一个相移角。

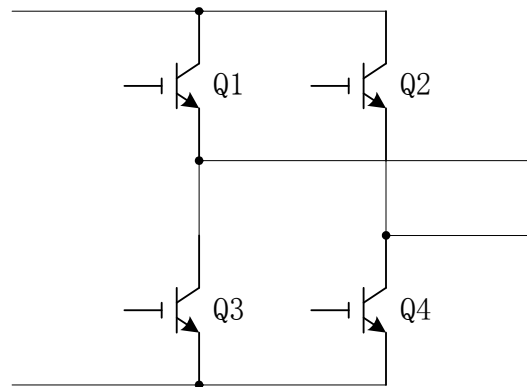


图 6-3. DC/DC 全桥

DSP 端口和控制信号之间的对应关系如表 6-1 所示：

表 6-1. DSP 端口和控制信号的对应关系

DSP 端口	控制信号
PWMA2	Q1
PWMA3	Q3

表 6-1. DSP 端口和控制信号的对应关系

DSP 端口	控制信号
PWMA4	Q4
PWMA5	Q2

MC56F8323 PWM 模块具有独特的非对称 PWM 输出模式：即当 PWM 工作在互补中心对齐模式时 PWM 占空比可以在半周期独立设置。PWM 的计数方向的不同决定了 PWM 计数值寄存器的选择，如在增量计数时，选择奇数 PWM 计数值寄存器有效，在减量计数时选择偶数 PWM 计数值寄存器有效。利用这个特点，MC56F8323 PWM 模块无须任何额外辅助电路和附加软件开销即可方便地实现移相控制功能。

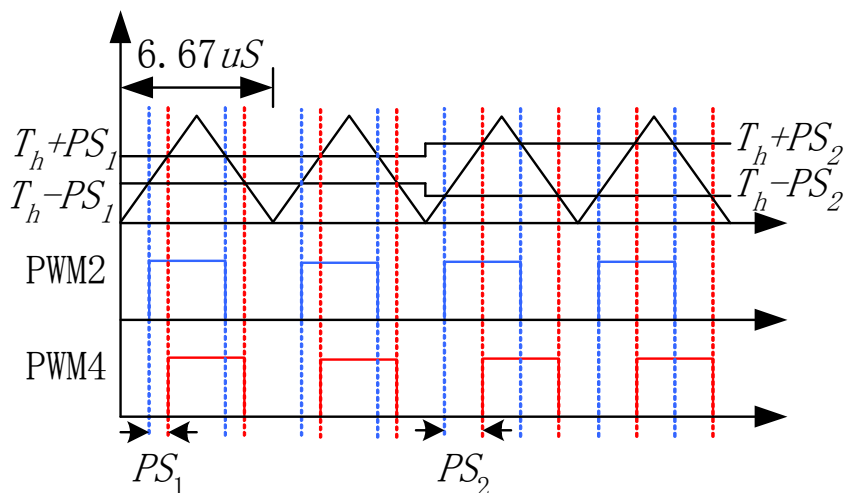


图 6-4. DC/DC PWM 产生

设置 PWM 内部校正控制寄存器 (PMICCR) ICC1、ICC2，当增量计数时，选择 PMVAL2、PMVAL4；当减量计数时，选择 PMVAL3、PMVAL5。

如图 6-4 所示，PMVAL2、PMVAL3 设定一个初始值并保持不变。DC/DC 电流控制环的输出是  $shift\_angle$ ，有

$$\begin{aligned}
 T_h &= Duty \times Period \\
 PMVAL2 &= T_h - Shift\_angle \\
 PMVAL3 &= T_h + Shift\_angle \\
 PMVAL4 &= T_h + Shift\_angle \\
 PMVAL5 &= T_h - Shift\_angle
 \end{aligned}$$

公式 6-1

在设计中，为了充分利用 DSP，我们选择了从 DSP 产生驱动信号。通过对一些参考电路的分析，我们发现主开关和同步整流器很相似。所以同步整流器的驱动信号，可从主开关的驱动信号产生，它们之间有如下关系：



## 第 7 章 软件架构

### 7.1 软件基础 – DSP 控制

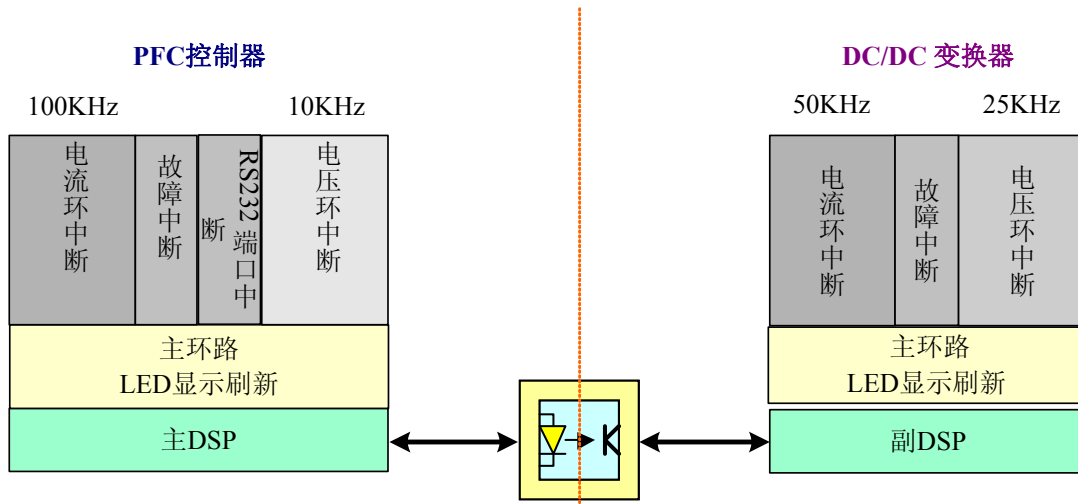


图 7-1. 系统软件结构

### 7.2 中断服务程序细节

#### 7.2.1 PFC 控制器

电流环中断 – PWM 重载中断 (100 kHz):

- 设置获取 ZVS PWM 延迟信号的定时器 A0
- 电流环计算
- 计算输入频率并确定正弦表

故障中断:

- 强制 PWM 输出逻辑低电平
- 将故障信息送入 DC/DC 控制器

RS232 通讯中断:

- 从副 DSP 接收通讯数据
- 从副 DSP 设定开关或保护指令

电压环中断 – TA2 期间中断 (10 kHz):

- 软件保护控制
- 电压环

## 7.2.2 DC/DC 控制器

电流环中断 – TA1 期间 (50 kHz):

- 启动 ADC
- 电流环 PI 计算
- 计算每个 PWM 寄存器的值并刷新 PWM 输出占空比

电压环中断 – TA0 期间中断 (25 kHz):

- 软件保护控制
- 电压环 PI 计算
- 计算输出电压和输出电流值

故障中断:

- 强制 PWM 输出逻辑低电平
- 将故障信息送入 PFC 控制器

## 7.3 软件中断服务程序

### 7.3.1 PFC 控制器

表 7-1. PFC 控制器带宽设计

DSP 主频率		60 MHz
单指令周期		16.67 ns
PWM 开关频率		100 kHz
采样频率		100 kHz
A/D 转换的时间		1.7 $\mu$ s
中断名称	中断频率	中断任务
电压环	定时器 10 kHz	电压环 PI 计算 电压环输出 计算输入电压平均值
电流环	定时器 100 kHz	启动 ADC; 计算给定电流值; 计算电流环的 PI 并分配新任务 刷新 PWM 计数值 产生 ZVS_PWM.
故障中断	故障时触发	关闭系统
RS232 通讯中断	故障时触发	从副 DSP 接收通讯数据; 从副 DSP 设定开关或保护指令

### 7.3.2 DC/DC 控制器

表 7-2. DC/DC 控制器的带宽设计

DSP 主频率	60 MHz
单指令周期	16.67 ns

表 7-2. DC/DC 控制器的带宽设计 (续)

PWM 开关频率		150 kHz
采样频率		50 kHz
A/D 转换的时间		1.7 $\mu$ s
中断名称	中断频率	中断任务
电压环	定时器 25 kHz	软件保护判断和控制 电压环 PI 计算 计算输出电压和输出电流的平均值 .
电流环	定时器 50 kHz	启动 ADC; 计算电流环 PI 值, 获得新的占空比 刷新主驱动电路和同步驱动信号的 PWM 输出 产生 ZVS_PWM 信号 .
故障中断:	故障时触发	关闭系统 向主 DSP 传递通讯数据



## 第 8 章 软件系统设计流程图

### 8.1 软件设计 PFC 控制部分流程图

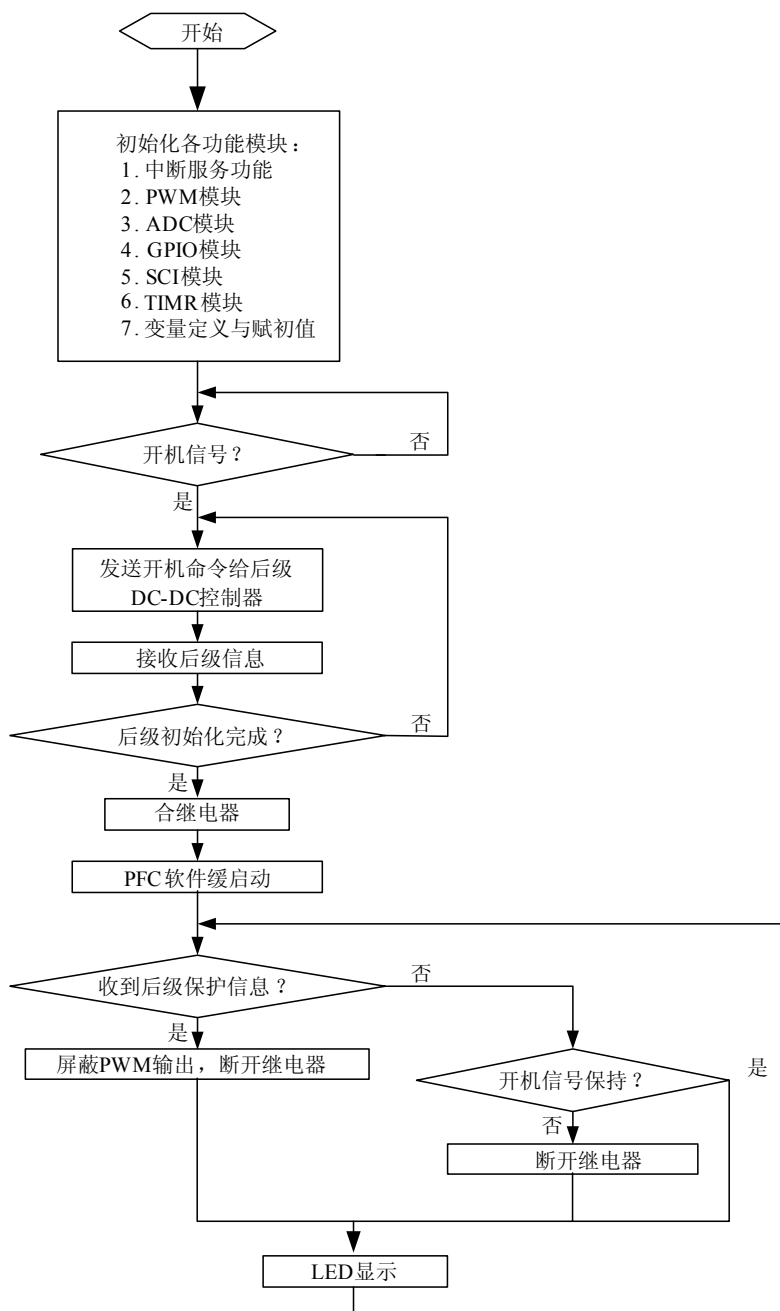


图 8-1. PFC 主程序流程图

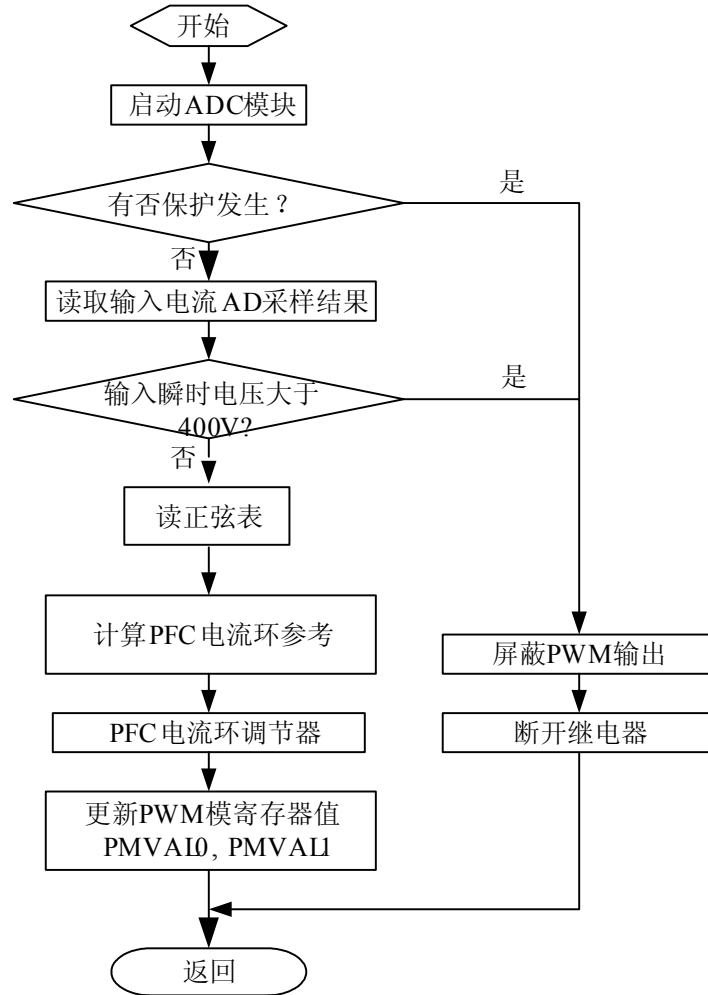


图 8-2. PFC 重载中断流程图

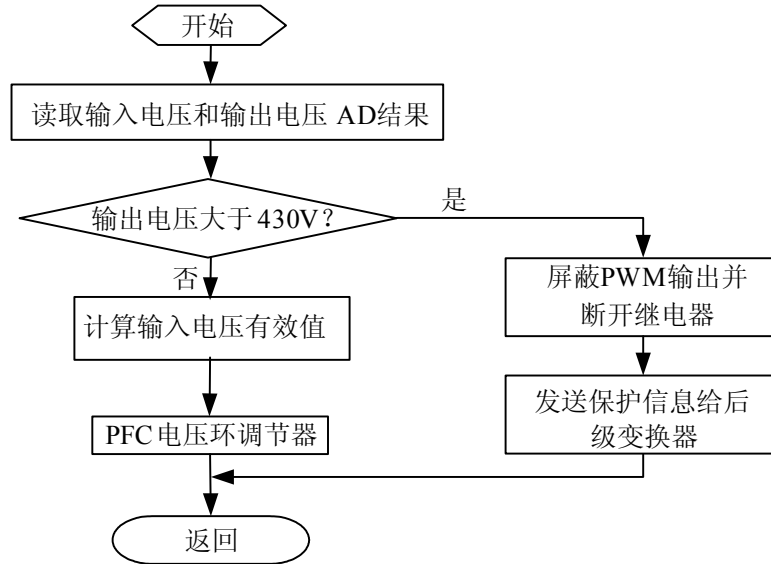


图 8-3. PFC TA2 周期中断流程图

## 8.2 软件系统设计 — DC/DC 控制部分流程图

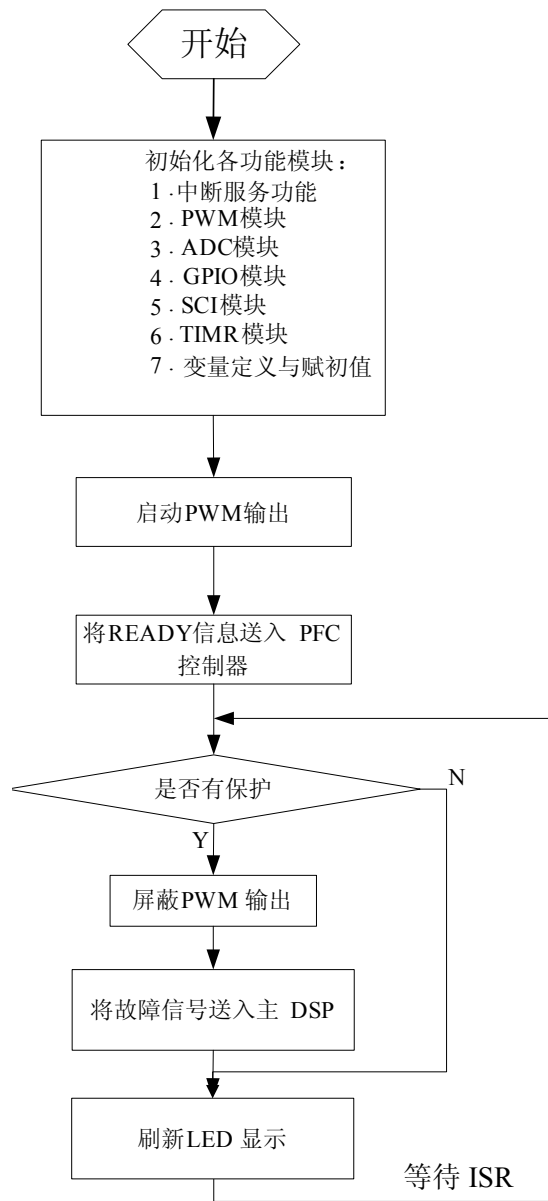


图 8-4. DC/DC 主程序流程图

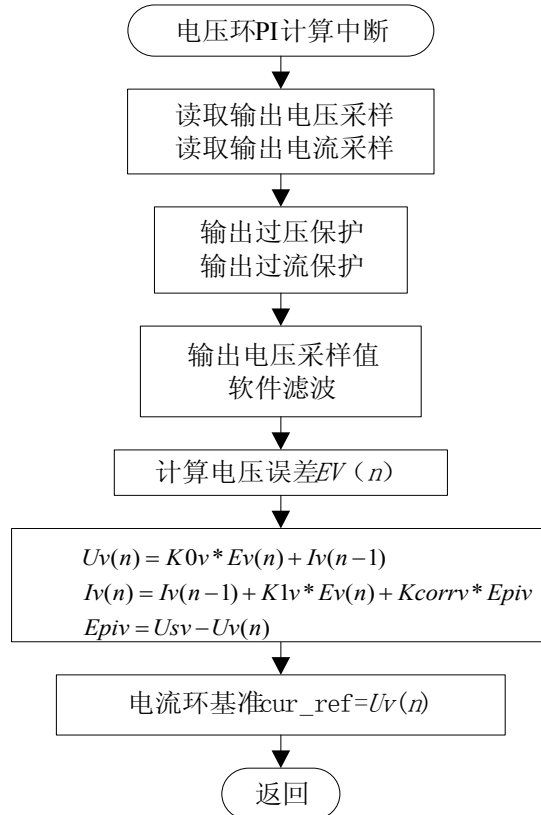


图 8-5. DC/DC TA0 周期中断流程图

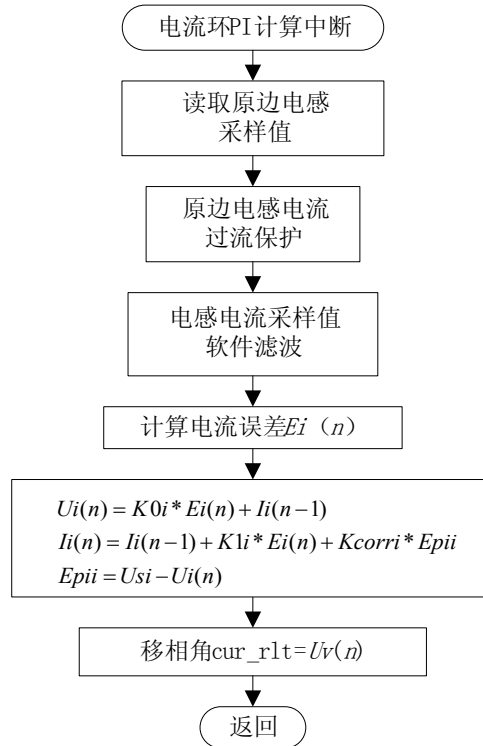


图 8-6. DC/DC TA1 周期中断流程图



## 联系我们：

主页：  
[www.freescale.com](http://www.freescale.com)

技术支持网站：  
<http://www.freescale.com/support>

美国 / 欧洲或未列出的地点：  
Freescale Semiconductor, Inc.  
Technical Information Center, EL516  
2100 East Elliot Road  
Tempe, Arizona 85284  
1-800-521-6274 or +1-480-768-2130  
[www.freescale.com/support](http://www.freescale.com/support)

欧洲、中东和非洲：  
Freescale Halbleiter Deutschland GmbH  
Technical Information Center  
Schatzbogen 7  
81829 Muenchen, Germany  
+44 1296 380 456 (English)  
+46 8 52200080 (English)  
+49 89 92103 559 (German)  
+33 1 69 35 48 48 (French)  
[www.freescale.com/support](http://www.freescale.com/support)

日本：  
Freescale Semiconductor Japan Ltd.  
Headquarters  
ARCO Tower 15F  
1-8-1, Shimo-Meguro, Meguro-ku,  
Tokyo 153-0064  
Japan  
0120 191014 or +81 3 5437 9125  
[support.japan@freescale.com](mailto:support.japan@freescale.com)

亚太地区：  
飞思卡尔半导体（中国）有限公司  
北京市朝阳区建国路乙 118 号京汇大厦 23 层 100022  
+86 10 5879 8000  
[support.asia@freescale.com](mailto:support.asia@freescale.com)

索取技术资料：  
Freescale Semiconductor Literature Distribution Center  
P.O. Box 5405  
Denver, Colorado 80217  
1-800-441-2447 or +1-303-675-2140  
Fax: +1-303-675-2150  
[LDCForFreescaleSemiconductor@hibbertgroup.com](mailto:LDCForFreescaleSemiconductor@hibbertgroup.com)

Information in this document is provided solely to enable system and software implementers to use Freescale Semiconductor products. There are no express or implied copyright licenses granted hereunder to design or fabricate any integrated circuits or integrated circuits based on the information in this document.

Freescale Semiconductor reserves the right to make changes without further notice to any products herein. Freescale Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Freescale Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters that may be provided in Freescale Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals", must be validated for each customer application by customer's technical experts. Freescale Semiconductor does not convey any license under its patent rights nor the rights of others. Freescale Semiconductor products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Freescale Semiconductor product could create a situation where personal injury or death may occur. Should Buyer purchase or use Freescale Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold Freescale Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Freescale Semiconductor was negligent regarding the design or manufacture of the part.

RoHS-compliant and/or Pb-free versions of Freescale products have the functionality and electrical characteristics as their non-RoHS-compliant and/or non-Pb-free counterparts. For further information, see <http://www.freescale.com> or contact your Freescale sales representative.

For information on Freescale's Environmental Products program, go to <http://www.freescale.com/epp>.

Freescale™ and the Freescale logo are trademarks of Freescale Semiconductor, Inc. All other product or service names are the property of their respective owners.

© Freescale Semiconductor, Inc. 2005-2008. All rights reserved.