

# 集中器参考设计硬件手册

## 1 概述

飞思卡尔集中器参考设计是根据中国国家电网公司文件-《电力用户用电信息采集系统功能规范》附件 Q/GDW 375.2-2009《电力用户用电信息采集系统型式规范：集中器形式规范》的定义进行的软件及硬件平台设计。主要为电力系统集中器设备设计供应商提供给予飞思卡尔高端 ColdFire 芯片处理器的平台化设计，以简化并加速设计者的设计流程，降低研发风险及成本，缩短研发时间，使设计者可以迅速地基于该平台开发出自己的集中器设备产品。

### 1.1 参考设计介绍

集中器参考设计采用飞思卡尔半导体公司最新高端 ColdFire V4 内核处理器 MCF5441x 系列作为核心处理器，核心频率运行在 250MHz，系统可以支持从 SPI 串行 Flash 启动或者从 Nand Flash 启动方式。

图 1 为整个系统框图。

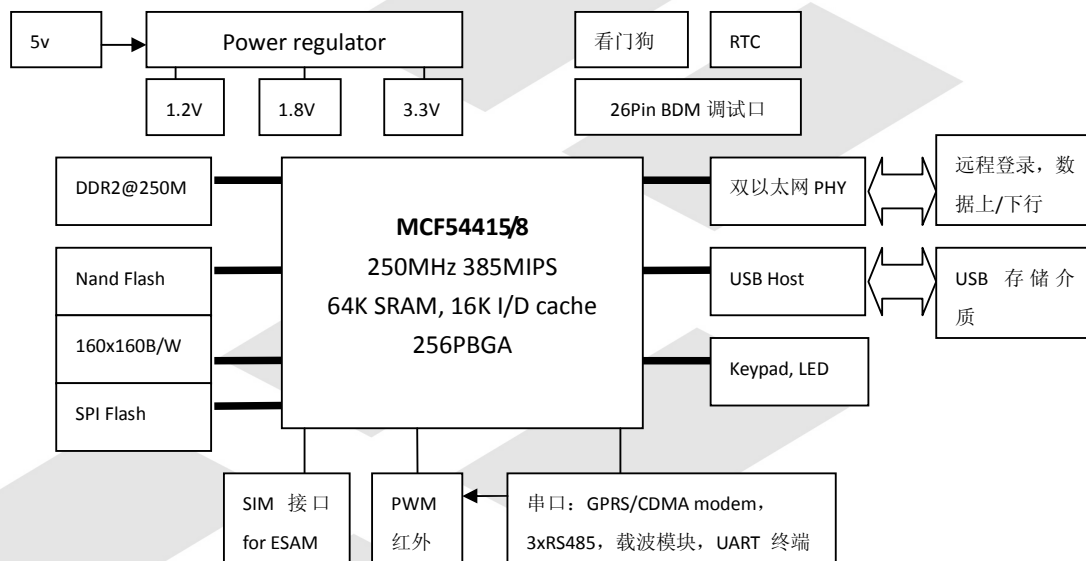


图 1 系统框图

系统软件采用 2.6.29 内核的标准 Linux 操作系统。飞思卡尔为用户完全免费提供设计原理图，PCB 设计图，Gerber 文件，软件开发及交叉编译环境，内核及驱动代码全公开，以及后续的技术支持工作。

## 1.2 注意事项

由于参考设计仅作为一个开发平台，并不是最终的集中器产品，因此将不包含以下部分：

- ESAM 模块驱动及接口，由于 ESAM 为加密模块，采用 ISO7816 协议，客户可以采用 MCF5441x 产品的 SIM 模块来连接（SIM 模块即支持 ISO7816 协议），也可以自行采用 GPIO 来模拟
- 系统没有提供 12V 电源，用户的产品中需要根据规范的要求提供 12V 电源
- 参考设计硬件上没有做模块热插拔的支持处理，用户产品应该根据规范要求对接口进行热插拔处理
- 系统硬件采用了双以太网的方案，如果客户需要使用更多的 GPIO，可以改为单以太网方案，从而节省出一些引脚做 GPIO 使用
- 系统中的遥信端子没有加隔离保护，用户产品也需要做相应保护
- 在 RS485 接口上，用户可采用自己成熟的隔离方案，并增加保护二极管以及热敏电阻等
- 系统将只提供平台级软件，内核及各硬件驱动，和一个简单的测试程序，将不包含集中器级的应用软件

## 2 参考设计硬件

基于成本及系统稳定性等方面的考虑，参考设计的硬件由两部分组成，CPU 核心板和外设主板，其中 CPU 核心板为 6 层设计，主要实现 CPU 的最小系统，可以实现核心板单独运行，单独调试，外设主板为 2 层设计，尺寸较大，包括各种外设接口以及电力前端等部分，CPU 板与主板之间通过 2 个 64 脚的连接插针插座相连。在客户设计产品时，应该慎重选择此连接器，主要保证信号完整性以及机械的连接稳定性。

整个参考设计硬件主要包括：

- 核心处理器为 MCF5441x 系列处理器，250MHz 主频，385MIPS，内部为 64K SRAM
- 单 5V 电源供电，系统上有 1.2V，1.8V，3.3V 三路稳压
- DDR2 芯片 MT47H128M8 1Gbit，运行于 250MHz 总线频率
- Nand Flash 采用 MT29F2G16AAD 2Gbit，用来存储内核及文件系统
- SPI Flash 采用 AT26DF081 8Mbit，用来进行串行启动，保存 U-boot
- 双以太网接口，可同时独立工作，在 Uboot 启动后可通过网络更新系统软件
- 10 个串口，其中部分复用引脚
- 双 USB 接口，一个 USB Host 及一个 USB OTG，可同时支持两个 USB Host
- 红外采用 AT138 和 AT205 收发器
- 提供 7 个按键，采用中断扫描方式
- 通过系统总线扩展 160x160LCD 显示模块
- 主芯片内部带有 RTC 模块，系统同时扩有外部 RTC 芯片 RX8025T，用户可选择使用
- 主芯片提供 71 个 GPIO，在平台中除去各模块占有引脚，用户可使用的约 25 个
- 通过系统总线扩展 GPIO 供用户使用

## 2.1 CPU 核心板

CPU 核心板为 6 层设计，主要包含主 CPU 的最小运行系统。包含必要的电源部分以及所有的高速信号。核心板的外观如图 3 所示。

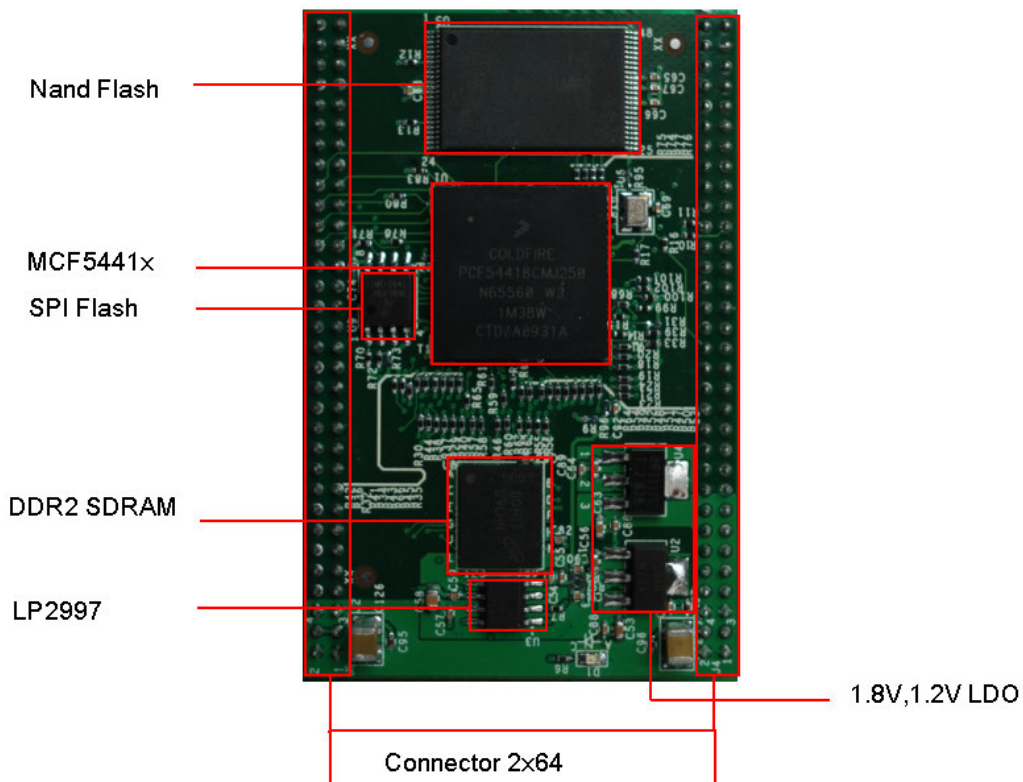


图 2 核心板外观图

图 3 是核心板的框图

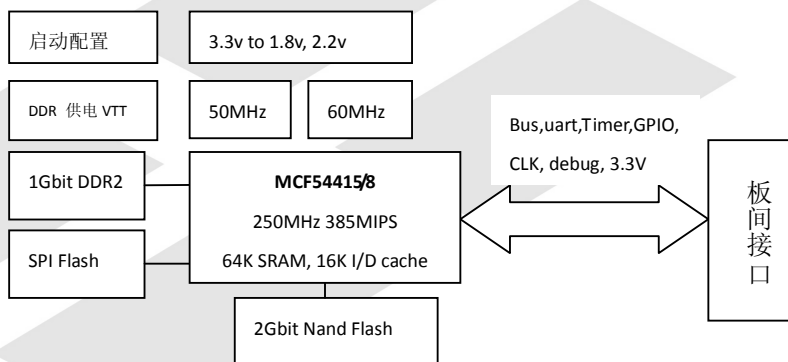


图 3 CPU 核心板框图

## CPU

核心板中，主芯片为 ColdFire V4 内核 MCF5441x 系列产品，在集中器方案中可以选用其中的 MCF54415。表 1 是 MCF5441x 系列产品的对比。

模块	MCF54410	MCF54415	MCF54416	MCF54417	MCF54418
ColdFire V4 内核，带增强型乘加单元 EMAC 和内存管理单元 MMU	√	√	√	√	√
密码运算加速单元 CAU	--	--	√	--	√
内核及 SDRAM 时钟	达 250MHz				
外设时钟（内核时钟/2）	达 125MHz				
外部总线 FlexBus 时钟	达 100MHz				
内部 SRAM	64K 字节				
独立数据/指令缓存	各 8K 字节				
USB Host 控制器	--	√	√	√	√
USB Host/Device/OTG 控制器	√	√	√	√	√
10/100Mbps 以太网控制器支持 IEEE1588	1	2	2	2	2
L2 IEEE1588 兼容 3 端口以太网 switch	--	--	--	√	√
eSDHC 控制器	√	√	√	√	√
SIM 智能卡模块	--	2	2	2	2
异步串口 UART	6	10	10	10	10
DSPI 控制器	3	4	4	4	4
CAN2.0 控制器	1	2	2	2	2
I2C 控制器	4	6	6	6	6
SSI 控制器	1	2	2	2	2
12 位 ADC	--	√	√	√	√
12 位 DAC	--	2	2	2	2
32 位 DMA 定时器	4	4	4	4	4
周期中断定时器 PIT	4	4	4	4	4
PWM 定时器	--	8	8	8	8
64 通道 DMA 控制器	√	√	√	√	√
实时时钟 RTC 及 2K 字节 SRAM 独立电池供电保持	√	√	√	√	√
DDR2 SDRAM 控制器	√	√	√	√	√
FlexBus 外部总线	√	√	√	√	√
NAND Flash 控制器	√	√	√	√	√
1 线接口	√	√	√	√	√
SPI 串行启动模块	√	√	√	√	√
看门狗定时器	√	√	√	√	√
中断控制器	3	3	3	3	3

EdgePort 外部中断源	3IRQ	5IRQ	5IRQ	5IRQ	5IRQ
GPIO	26	71	71	71	71
封装	196 MAPBGA	256 MPABGA			

表 1 MCF5441x 系列比较

MCF5441x 系列产品在 SDRAM 方面的最大特点是支持了 DDR2 SDRAM，并且可以支持主流的 6/8 个 Bank DDR2 芯片。

## DDR2

在参考设计中 DDR2 芯片采用的是 1Gbit 容量 8 个 Bank 的 DDR2 芯片 MT47H128M8，总线主频为 250MHz。总线数据宽度为 8 位。DDR2 供电的电源为 1.8V，并且还需要 VREF 作为总线的参考电压，以及 VTT 作为数据总线并行端接的 VTT。VREF 和 VTT 均为 0.9V，但切勿使用同一路电源来供 VTT 和 VREF。经验表明，VTT 的瞬间电流会非常大，可能会导致电压的瞬间跌落，如果 VREF 采用同一电压源，则会产生逻辑判断错位的情况，使得系统崩溃。由于 MT47H128M8 采用了 ODT 的设计，不需要提供 VTT，因此 VTT 只需要供给 CPU 即可，在数据总线的源端进行端接。参考设计采用了 DDR2 的供电专用芯片 LP2997MR，可以同时提供 VREF 和 VTT 两路电源。图 4 为 LP2997 的原理图。

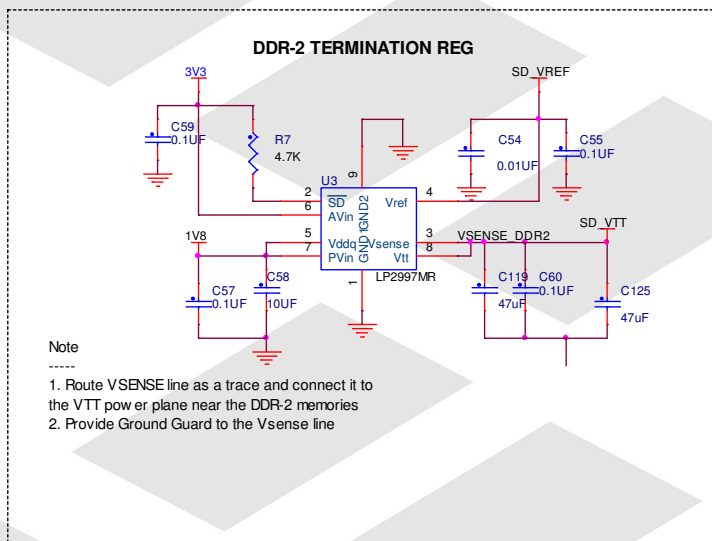


图 4 LP2997 提供 VREF 和 VTT

如果从成本考虑，对于总线宽度只有 8 位的 DDR2，可以采用两路电阻分压方式从 1.8V 电源上产生 0.9V 的 VREF 和 VTT。但是从系统可靠性角度来考虑，不建议采用这种方案。

在 DDR2 系统设计中，由于总线速度达 250MHz，最要注意的就是高速信号的质量。所有的信号都需要加串行端接进行阻抗匹配。此外在布线时应遵循以下的规则：

- SD\_CLK\_N 和 SD\_CLK\_P 在端接电阻前后都要按照差分走线方式，并且需要与其他信号线距放大，建议大于 10mil 以上，且最好有地线包裹，防止线间串扰
- SD\_DQS\_N 和 SD\_DQS\_P 在端接电阻前后都要按照差分走线方式
- SD\_A[14:0],SD\_BA[3:0],SD\_CKE,SD\_CAS,SD\_CS,CD\_RAS,SD\_WE,SD\_ODT 等信号的走线必须和 SD\_CLK\_N 及 SD\_CLK\_P 走线在端接电阻前后匹配，过孔个数相同，长度误差小于 50mil 为佳，可采用布线软件的 group 功能来控制一组走线的长度
- SD\_DATA[7:0],SD\_DQM 需要和 SD\_DQS\_N 以及 SD\_DQS\_P 走线在端接电阻前后都匹配，

过孔个数相同，长度误差小于 50mil，可采用布线软件的 group 功能来控制一组走线的长度

- 所有的信号都尽可能走内层走线，且尽可能短

## Nand Flash

MCF5441x 系列带有 Nand Flash 控制器，可以支持从 512 字节，2K 字节，4K 字节以及 8K 字节的页大小，并且可以支持 Nand Flash 上启动系统。参考设计上采用 2Gbit 的 16 位总线宽度的 MT29F2G16AAD。系统中主要用来存储 Uboot(可选)，Linux Kernel 以及 root 文件系统等。

## SPI Flash

MCF5441x 支持从串行 Flash 上启动。在集中器的设计中，考虑到 Nand Flash 的坏块率较高，可能会使系统无法启动，因此可以采用串行 Flash 的启动方式。在参考平台中，支持 Uboot 保存在 SPI Flash 中，并从 SPI 启动。MCF5441x 会根据 SPI Flash 的头 7 个字节来定义系统启动的模式，包括时钟，总线模式，PLL 模式等。详细可见 MCF54418 参考手册 SBF 章节。

## 电源

主 CPU 需要 1.2V 的内核电压以及 3.3V 的 IO 电压，此外 DDR2 还需要 1.8V 电源。在参考设计中直接由外设主板供 3.3V 电源给 CPU 核心板，在核心板上有两个 LDO 来产生 1.2V 及 1.8V。三个电源的上电顺序没有明显的要求，因此可以采用完全独立的电源系统。用户可以采用自己的 DC-DC 或者 LDO 方案，以降低成本。

## 晶振

在核心板上，有两个晶振，50MHz 和 60MHz。其中 50MHz 晶振是 CPU 的主时钟输入，同时用来供给外部的双以太网 PHY 芯片 DP83849。CPU 使用该 50MHz 晶振通过内部 PLL 倍频到 250MHz 的主时钟。如果用户仅使用单以太网，采用 MII 外接 PHY 芯片时，则需要采用 25MHz 的主时钟输入。采用单以太网的连接方式可以参考飞思卡尔的 MCF54418 Tower 系统的单以太网方案。60MHz 的晶振是用来供给 CPU 的 USB 模块。

## 启动配置

MCF5441x 系列可以支持多种启动方式，主要通过 BOOTMOD[1:0]来选择。表 2 是启动选项。

BOOTMOD[[1:0]	含义
00	从 FlexBus 上按照缺省配置启动
01	采用 RCON 的配置来启动，RCON 由 FB_AD[7:0]的初始状态来确定。并由此来决定从 FlexBus 启动还是从 Nand 上启动
1x	串行启动方式，RCON 的配置

表 2 启动配置

在集中器方案上，由于没有 NOR Flash，因此不会有从 FlexBus 上启动的可能，只会从串行 Flash 或者 Nand Flash 上启动。因此启动的配置电路如图 5。缺省为串行 Flash 启动。

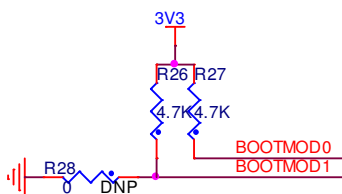


图 5 启动配置电路

对于采用 BOOTMOD[1:0]=01 的时候，具体的配置由 FB\_AD[7:0]的初始状态来决定，由图 6 可以配置 RCON。

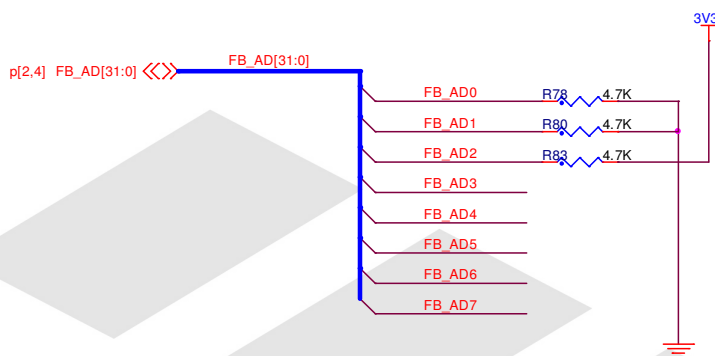


图 6 FB\_AD[7:0]配置 RCON

其含义如表 3 所示。

并行启动模式，采用 FB_AD[7:0]来配置 RCON，BOOTMOD[1:0] = 01	
配置引脚	功能
FB_AD0	Boot 方式
0	Nand Flash
1	FlexBus
FB_AD1	PLL 模式
0	Disable
1	Enable
FB_AD2	振荡器模式
0	使能晶体振荡器（外部采用晶体时）
1	关闭内部晶体振荡器

表 3 并行启动模式的配置

## 板间连接器

参考设计采用的板间连接器是两套 2x32 的插针插座。插针位于核心板两侧，各为一个 2x32 的插针，与外设板对应位置的 2x32 插座相连接。连接器的选择遵循高速信号可靠连接的准则。表 4 是信号定义。

J4				J5			
标号	信号	标号	信号	标号	信号	标号	信号
1	3.3V	2	3.3V	1	3.3V	2	3.3V
3	GND	4	GND	3	GND	4	GND
5	3.3V	6	3.3V	5	3.3V	6	3.3V
7	GPIOD1	8	GPIOE7	7	DSCLK	8	PST1
9	GPIOD2	10	NC	9	DSO	10	BKPT_N
11	GPIOF1	12	IRQ7	11	PST2	12	DSI
13	GPIOF0	14	GPIOJ1	13	PSTCLK	14	PST0
15	RMII1_TXD1	16	RMII0_TXEN	15	RESET_IN	16	PST3
17	RMII0_TXD1	18	RMII1_TXEN	17	DDATA3	18	RSTOUT_B
19	RMII0_TXD0	20	RMII0_RXD0	19	DDATA1	20	DDATA0
21	RMII1_TXD0	22	RMII0_RXD1	21	IRQ2	22	DDATA2
23	RMII1_RXD1	24	RMII0_CRS_DV	23	GND	24	GND
25	RMII0_RXER	26	RMII1_CRS_DV	25	U2RXD	26	U2TXD
27	RMII0_MDIO	28	RMII0_MDC	27	U6RXD	28	IRQ3
29	RMII1_RXER	30	RMII1_RXD0	29	U6TXD	30	GPIOJ0
31	U8RXD	32	RMII_50MHz	31	GPIOD7	32	ADC_IN1
33	IRQ4	34	U8TXD	33	ADC_GND	34	ADC_IN0
35	U7TXD	36	IRQ1	35	GPIOD3	36	FB_CS0
37	U9TXD	38	U4TXD	37	GPIOD0	38	GPIOB6
39	U9RXD	40	SIM0_VEN	39	FB_CLK	40	BWE0
41	SIM0_RST	42	SIM0_PD	41	FB_AD0	42	FB_AD4
43	I2C2_SDA	44	I2C2_SCL	43	FB_AD6	44	FB_AD5
45	U1CTS	46	GPIOF2	45	FB_AD1	46	FB_AD7
47	GPIOG7	48	U7RXD	47	FB_AD2	48	FB_AD3
49	U4RXD	50	GPIOH4	49	GPIOA1	50	GPIOA7
51	U0RXD	52	SIM0_CLK	51	GPIOB5	52	FB_AD25
53	U1RXD	54	PWM_38KHz	53	FB_AD27	54	GPIOG6
55	SIM0_DATA	56	U0TXD	55	FB_AD24	56	FB_RnW
57	U1RTS	58	U1TXD	57	FB_AD26	58	FB_nOE
59	USBH_DP	60	USBH_DM	59	FB_AD28	60	FB_AD29
61	USBO_DP	62	USBO_DM	61	FB_AD30	62	FB_AD31
63	GND	64	GND	63	GND	64	GND

表 4 板间连接器信号定义

## 2.2 外设主板

外设主板用来扩展核心板的资源，并提供各国家电网规范提到的接口。主板的外观如图 7 所示。

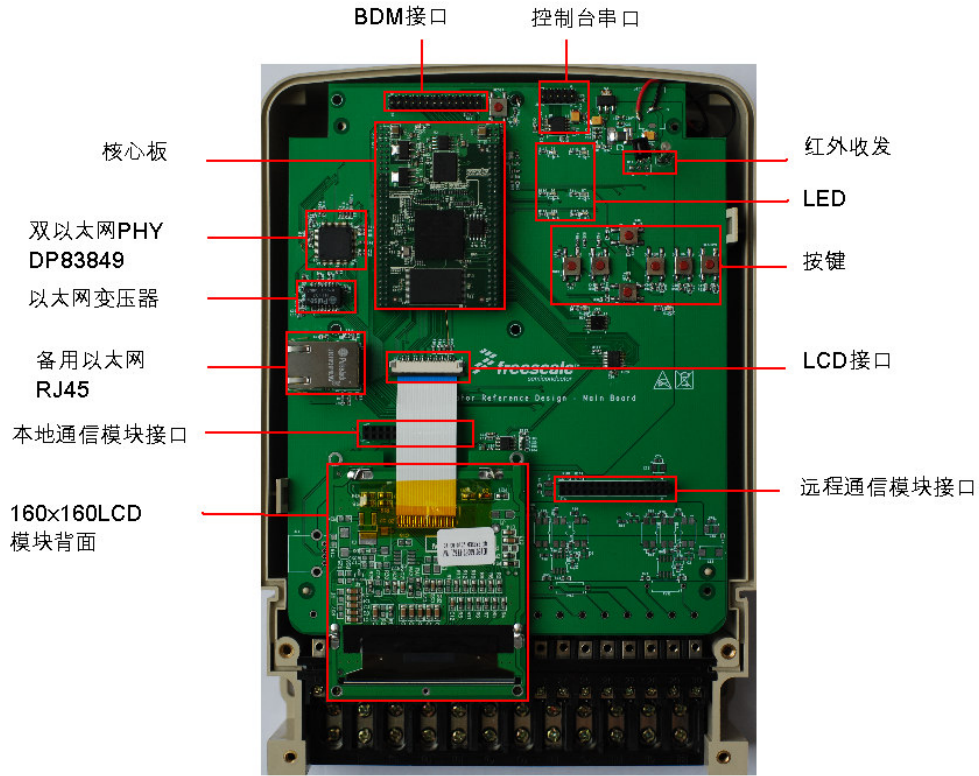


图 7 外设主板外观

图 8 是主板的结构框图。

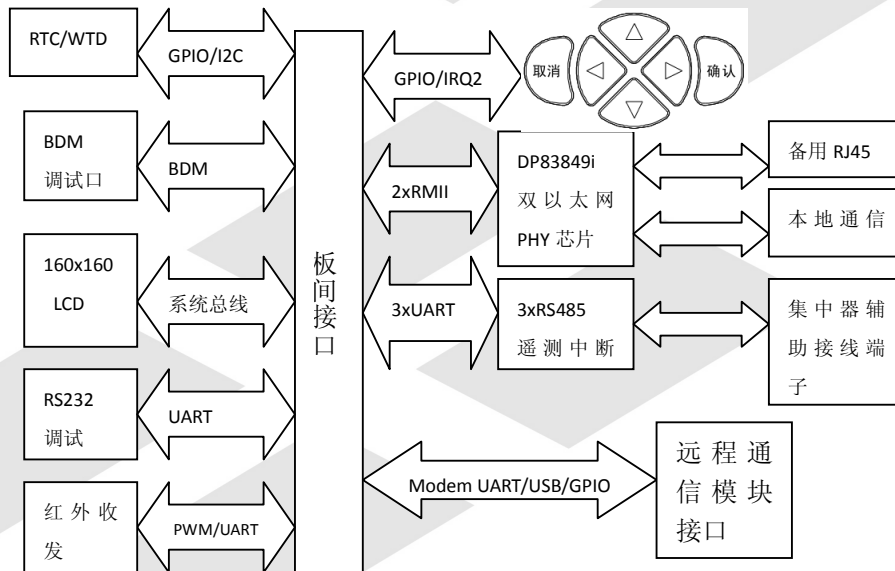


图 8 主板结构框图

## 电源

参考设计的主板采用单一 5V 供电，板上有一个 3.3V 的 LDO 来产生主电源。在用户的产品设计中，用户应该采用自己的电源模块来供给板上电源，实现低成本稳定电源方案。

## 以太网接口

参考设计默认采用了双以太网接口的设计方案，因此采用了 DP83849 的双以太网 PHY 芯片。CPU 通过 RMII 的接口与 PHY 芯片连接，主时钟使用 50MHz，由核心板输出。在规约中规定了一个以太网口接到本地通信模块的接口上，参考设计用以太网 0(eth0)连接到本地通信模块接口。此外参考设计预留了一个额外的以太网 eth1 作为备份使用，通过带网络变压器的 RJ45 接口引出来，可以直接连接网线与外部网络通信。用户可以用它来做网络文件系统的调试更新等使用，也可在最终的应用中实现网络软件更新，网页访问等多种网络通信功能。如考虑成本等因素，用户可以采用单以太网口的方案，飞思卡尔同样提供了采用 KSZ8041NLPHY 芯片的单以太网连接方案。用户可以参考 Tower 系统的 SER1 板原理图来设计，在软件上 Linux 同时都支持了两种方案。

## 按键

在新规约中面板上定义了上、下、左、右、取消、确认六个按键。参考设计采用中断及按键扫描的方式实现了这 6 个按键并额外增加了一个备用按键。此外客户也可以很容易的通过 GPIO 来扩展更多的按键。整个按键阵列通过系统中断 IRQ2 来感应，这样可以避免 CPU 通过软件随时扫描键盘，降低 CPU 的负荷。图 9 是按键的硬件描述。

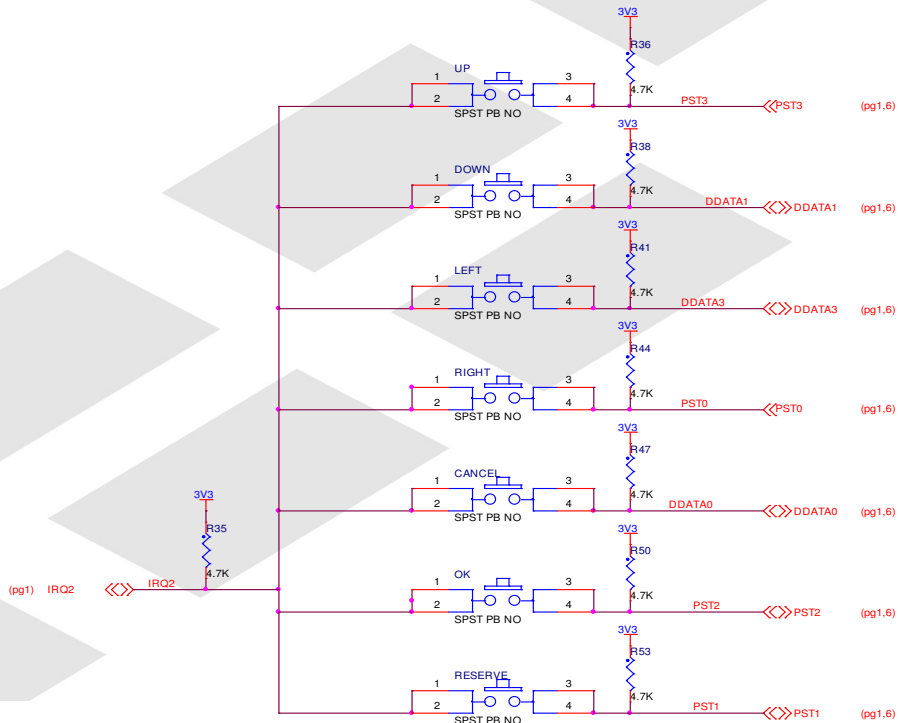


图 9 按键硬件结构

按键的扫描步骤如下：

首先所有的 GPIO 都输出 0，相当于按键的一端接地。当有任何一个按键按下时，系统中断 IRQ2 都会感应到一个下降沿的触发，从而进入中断服务程序。在中断服务程序中，把 IRQ2 引脚配置成 GPIO，且输出 0，同时将按键另一侧的所有 GPIO 设置为输入，并读取状态。此时，只有被按下的按键的输入会变成 0，其他的输入都会由于上拉电阻为逻辑 1。解码完按键后再恢复原先的 IRQ2 以及 GPIO 输出状态。这样整个扫描过程就完成了。参考平台提供了完整的按键 Linux 驱动，可以参考对应章节了解。

## LCD

参考设计按照新规约的定义通过 FlexBus 总线支持了 160x160 点阵的 LCD 屏。采用片选 CS0 来控制。LCD 屏采用 8 位总线宽度，由于 ColdFire 系列是大端(big endian)模式，因此使用 FB\_AD[31:24]来连接，其他的控制信号读，写以及地址 A0 和系统复位信号都有相应的连接。对于写信号，针对不同的 LCD 模块时序，ColdFire 提供了两种不同的控制时序。有一类 LCD 模块在写数据时采用片选的上升沿来锁存数据，此时，只要写信号为低即可，因此这一类 LCD 模块的写信号可以采用 CPU 的 RnW 信号来驱动。对于另外一类的 LCD 模块需要使用写信号的上升沿来锁存数据，对于此类模块，需要采用 CPU 的 Byte Write Enable(BWEn)信号来驱动。图 10 是 FlexBus 的写时序，注意 BWEn 和 RnW 信号的对比。

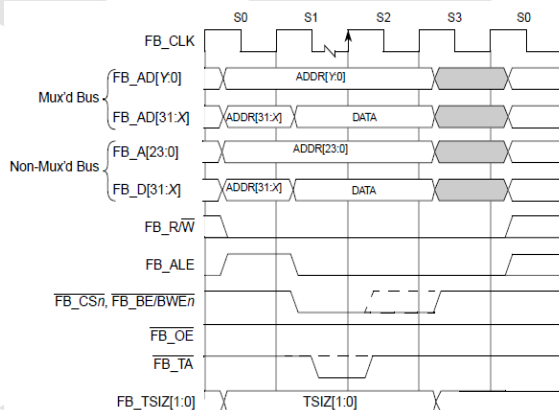


图 10 FlexBus 的写时序

因此设计者需要按照 LCD 模块的时序来确定采用哪个信号来驱动写信号。如果不太确定，可以在电路上预留出来两路信号，并用 0 欧姆电阻来选择。

## RTC

MCF5441x 系列产品集成了内部 Robust Real Time Clock,采用独立 32.768KHz 晶体作为时钟源，可以提供年月周日时分秒以及定时中断等的功能，采用独立的电源供电引脚，可以单独电池供电。内部的 RTC 模块还提供了保护机制保护 RTC 的寄存器，在启动时只有 15 秒的时间窗口可以配置 RTC 寄存器，其他时候必须采用特殊代码解锁寄存器，才能对寄存器进行操作。集中器参考设计上还通过 I2C 总线扩展了外部 RTC 芯片 RX-8025T。它的中断连接的 CPU 的 IRQ7。

参考设计为两套 RTC 方案都提供了 Linux 的驱动，客户可以自行选择其一。

## Watchdog

MCF5441x 集成了内部的看门狗 Core Watchdog。内部看门狗可以采用软件使能，关闭。其时钟源可以是系统时钟，也可以是 32KHz 的 RTC 时钟。计数器最长可以是  $2^{31}$  个时钟周期，因此最长的溢出时间可达 18 小时，软件可以配置看门狗溢出时系统复位或者产生系统中断。参考平台提供了内部看门狗的 Linux 驱动代码。

参考平台还集成了一个外部的看门狗芯片 STWD100。采用 GPIO1 作为喂狗信号，GPIOE7 作为使能信号，它的输出和复位按键通过线与逻辑连接到 CPU 的复位输入信号。暂时没有提供外部看门狗的驱动代码。客户可以很容易的参照 GPIO 的驱动来编写外部看门狗的驱动代码。

## BDM 调试口

BDM 调试口是 ColdFire 系列芯片的标准调试接口，采用 2x13 的 2.54mm 插针，可以连接 P&E 的 BDM，以及飞思卡尔的 USB TAB (COP) 等调试器。在参考设计中主要是用来烧写第一次的 U-Boot 软件，以及调试硬件。而 Linux 本身的调试并不需要该调试接口。BDM 的调试口信号如图 11 所示。

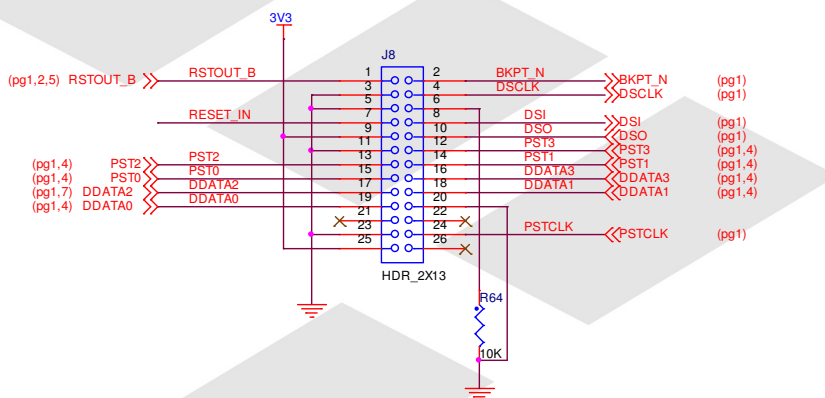


图 11 BDM 调试口

## 串口

MCF5441x 芯片集成了最多 10 个异步串行口 U0~U9。其中 U0~U2 是带有硬件流控信号 RTS/CTS 的串口，此外一些串口与另外一些串口的 RTS/CTS 信号复用，或者与 SPI/I2C 信号复用。因此当要使用这些信号的时候，一些串口将无法使用。具体复用的情况如表 5。

串口	引脚复用
U0 (带 RTS/CTS)	I2C4,U4RXD/TXD
U1 (带 RTS/CTS)	I2C5,U5RXD/TXD
U2 (带 RTS/CTS)	SSI1,U6RXD/TXD
U3	SBF/SPI0
U4	U0CTS/RTS
U5	U1CTS/RTS

U6	U2CTS/RTS
U7	SSIO
U8	I2C0
U9	CAN1

表 5 串口复用引脚一览

在参考平台上，由于使用了串行 Flash 启动方式，SBF 被占用，因此 U3 不能被使用。此外 U1 用来连接远程通信模块接口的外部 Modem，需要硬件流控信号，U5 也不能被使用。可供用户使用的为 8 个串口。如果用户一定要使用 10 个串口。可以不采用串行启动方式而采用 Nand Flash 启动或者 Nor Flash 启动，节省出 U3 的引脚，或者采用 GPIO 来模拟 Modem 的硬件流控，从而节省出 U5 的引脚。在参考平台上，8 个串口的使用分配如表 6 所示。

串口	功能
U0 (不带 RTS/CTS)	Linux 串口控制台
U1 (带 RTS/CTS)	远程通信模块 Modem
U2 (不带 RTS/CTS)	RS485
U4	预留，未使用
U6	红外接口
U7	RS485
U8	本地通信模块 DCE 信号
U9	RS485

表 6 系统串口分配

集中器提供了所有的串口 Linux 驱动，分别被认为系统 TTYn 设备。用户软件可以按标准的 TTYn 设备来操作所有的串口。但是对于远程通信模块的 Modem 通信驱动，参考平台暂时没有提供。用户需要自行设计 Modem 的驱动。

## 红外收发

红外收发有很多种方案，集中器实现了其中一种较简便的方法。集中器采用内部定时器 DTIMER 输出 38KHz 的载波信号，并采用了串口 U6 收发。通过外部的 2 个二极管实现信号调制，并驱动红外发射管 AT205B，红外接收则采用了专门的接收管 AT138RV3，直接驱动 U6 的 RXD 引脚。红外收发的原理图如图 12。

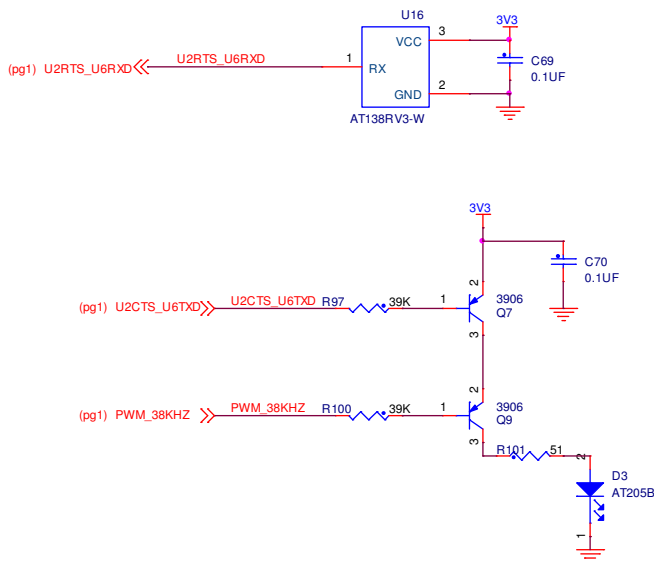


图 12 红外收发

客户也可以很容易的使用参考设计中的 38KHz 载波以及 U6 来设计自己的红外收发方案。

## USB

MCF5441x 系列集成了两个 USB 模块。其中一个支持全速 Full speed 的 USB Host 模块，另外一个可以支持全速的 USB Host/Device/On-The-Go 模块，也支持外部的 ULPI 方式连接高速的 USB PHY 模块。在集中器参考方案中，由于规约没有规定 USB 采用高速接口，因此都采用了全速接口。其中 USB Host/Device/OTG 模块挂接到远程通信模块上。而 USB Host 模块则预留出来备用。对于 USB Host 电源，参考平台采用了专用 USB 电源控制芯片 MIC2026-2YM，它可以通过 GPIO 来控制输出或关断 5V 电源输出，并且可以检测过流，在电流超过 500mA 是，自动切断，并报警。客户也可以采用自己的 5V 供电方案，以达到最低的成本。

## GPIO

GPIO 是参考设计中的一个重要的硬件资源。MCF5441x 系列的 256BGA 封装最多提供了 71 个 GPIO，但由于与其他功能模块复用，并不能全部使用。在集中器参考平台中，GPIO 的分配如表 7 所示。

GPIO	功能	GPIO	功能
GPIOG7	本地通信模块 SET	GPIOF2	RS485III 方向控制
GPIOI2	按键 “→”	GPIOF1	远程通信模块 DCD
GPIOI3	保留按键	GPIOG6	远程通信模块 RI
GPIOI4	按键 “确认”	GIPOD0	远程通信模块 PCTRL
GPIOI5	按键 “↑”	GPIOJ1	远程通信模块 DTR
GPIOI6	按键 “取消”	GPIOA1	远程通信模块 IGT
GPIOI7	按键 “↓”	GPIOB6	远程通信模块 RST
GPIOH0	RS485I 方向控制	GPIOF0	USB 电源使能
GPIOH1	按键 “←”	GIPOD3	预留

GPIOD2	LCD 背光控制		GPIOD7	预留
GPIOH4	RS485II 方向控制		GPIOD0	预留
GPIOE7	外部看门狗使能控制		GPIOD7	预留
GPIOD1	外部看门狗喂狗信号			

表 7 CPU 的 GPIO 分配表

参考设计中预留了 4 个 GPIO 没有使用，客户可以根据自己的产品要求来使用。此外一些不使用的 IRQ 引脚以及不使用的模块也可以配置成 GPIO。当使用单以太网的方案时，才用 MII 连接 PHY 芯片，也可以留出一些引脚配置成 GPIO 使用。

此外参考设计还提供了通过系统总线和 74 系列逻辑芯片来扩展 GPIO 的方案。参考设计扩展了 8 个 GPO 和 8 个 GPI 的口，客户可以按照此方案扩展多达 8x8=64 个 IO 口。扩展方案如图 13 及图 14 所示。

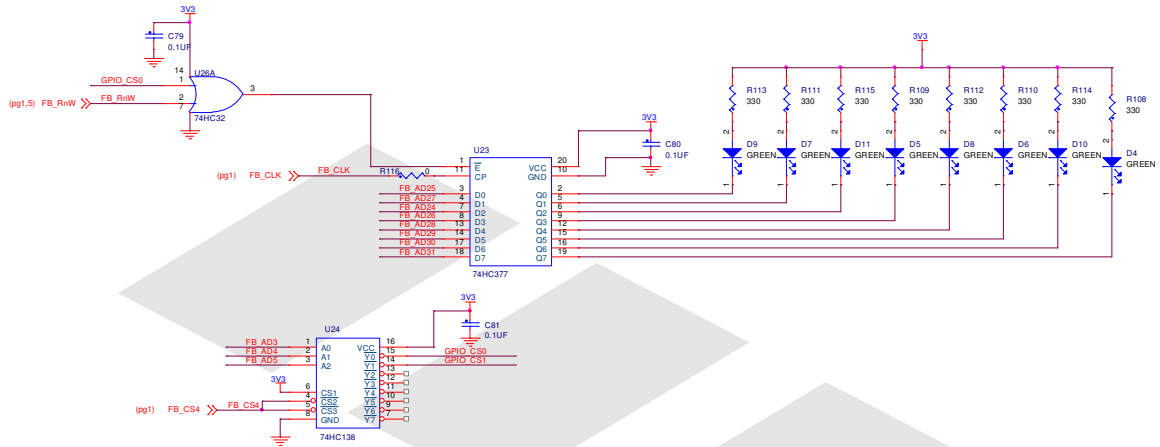


图 13 GPO 的扩展方案

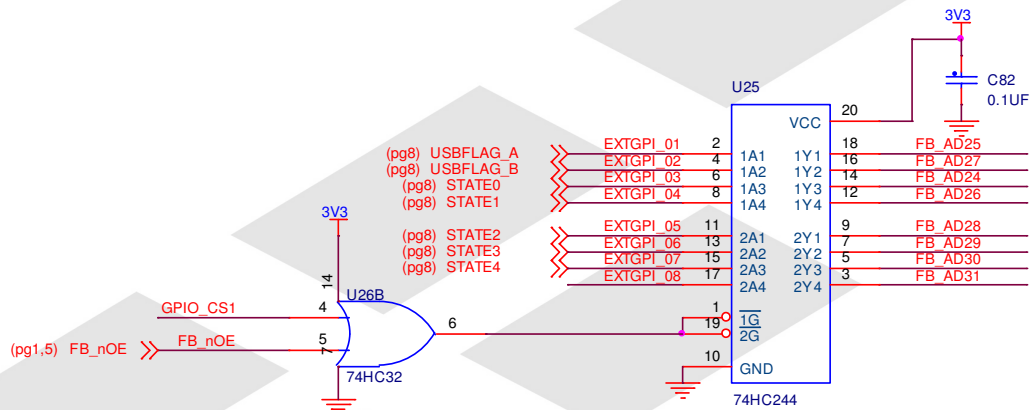


图 14 GPI 的扩展方案

在扩展 GPIO 的设计中，采用了系统总线的片选 CS4 来进行寻址，采用 CS4 和三个地址线 AD3,AD4,AD5 通过三-八译码器来产生 74 芯片的片选信号 GPIO\_CS0,GPIO\_CS1 等。参考设计中仅引出 2 个 74 片选信号，用户可以根据自己的需要引出更多的。如果仍然不够使用，还可以采用四-十六译码器来产生更多的 74 芯片片选信号。在参考设计中 GPIO\_CS0 作为 GPO 的片选，GPIO\_CS1 作为 GPI 的片选。GPO 设计采用 8 通道锁存器 74HC377 来实现将数据总线上的数据锁存并驱动 8 个 LED。GPI 设计采用了 8 通道了缓冲器，可以在读取期间将各种状态读入到总线上，而在非读取周期输出高阻态。在参考平台软件中，CS4 的基地址采用 0x2000\_0000。这样访问 GPO 的地址就是 0x2000\_0000，而访问 GPI 的地址为 0x2000\_0008。

## 中断资源

MCF5441x 系列提供了 5 个外部中断，IRQ1,2,3,4,7。其中 IRQ2 用来做按键中断，IRQ7 用来做外部 RTC 芯片中断。剩下的 IRQ1,3,4 备用，用户可以根据自己的需求进行分配，或者配置成 GPIO 使用。

