

AN12710

电芯控制器的布局建议

第 2 版 — 2023 年 4 月 19 日

应用笔记

文档信息

信息	内容
关键词	MC33771B、MC33771C、MC33772B、电芯控制器、电池管理系统、BMS
摘要	本文档针对电池管理系统应用中使用的 MC33771B、MC33771C、MC33772B，提供了布局和 EMC 鲁棒性指南。



修订历史

版本号	日期	说明
第 2 版	2023 年 4 月 19 日	<ul style="list-style-type: none">• 将安全状态从“公司机密”更新为“公开”。• 添加了关键词和摘要• 添加了修订历史
第 1 版	2020 年 2 月 18 日	初始版本

1 介绍

本应用笔记为电池管理系统应用中使用的 MC33771B、MC33771C、MC33772B 电芯控制器（本文档中称为 MC3377x）的布局和 EMC 鲁棒性提供了指南。该器件执行差分电芯电压和电流的 ADC 转换，以及电池库仑计数和电池温度测量。这些信息通过电芯控制器 IC 的一个微控制器接口（串行外设接口（SPI）或变压器物理层（TPL））被传输到 MCU。

电芯控制器可在嘈杂的汽车环境中以 mV 和 μV 为单位高精度地测量电芯电压、温度和电流。

本文档旨在为电芯控制器 MC3377x 提供通用的和具体的建议，并为硬件开发人员和 PCB 设计人员提供有关技巧，以满足汽车 ISO 和 OEM 的 EMC 要求。

这些布局建议已在 EVB 板上实现。该板已成功通过多项验证，包括基于 ISO 11452-4（Test severity level IV）的汽车 EMC BCI 测试，以及 IEC61000-4-2 和 ISO10605 ESD 测试。

该 EVB 板的设计是紧凑设计，可在板的两面放置元器件。

本文档中的建议也适用于单面放置元器件的 PCB，以及具有不同形状和尺寸的 PCB 和不同连接器引脚分配的 PCB。

2 PCB 设计建议

2.1 层架构

恩智浦建议使用 4 层 PCB 设计，35 μ m 铜层厚度的 FR4 PCB。

采用紧凑设计的 PCB 可在顶面和底面双面放置元器件。

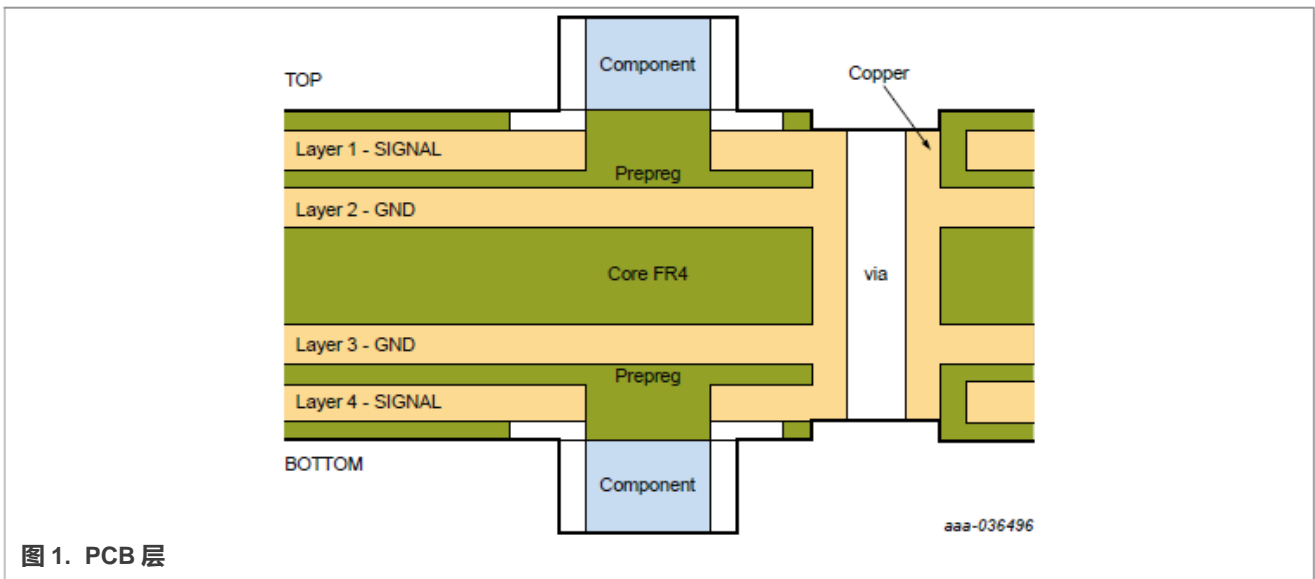


图 1. PCB 层

由于我们已将元器件放置在顶面和底面，因此我们必须将第 1 层和第 4 层用于信号布线。第 2 层和第 3 层专门用于接地层。第 1 层和第 2 层之间以及第 3 层和第 4 层之间的寄生电容将显著提高 EMC 性能。另外必须满足接地层的要求（参见接地层小节）。

为了提高 EMC 和 ESD 性能，恩智浦建议用接地层填充顶层和底层的未使用区域。必须满足顶层和底层填充接地层的要求。参见[第 3.1 节](#)。

2.2 放置元器件的 PCB 区域

一个好的设计始于一个好的布局。恩智浦建议将 PCB 分成不同的区域。然后，将元器件放置在与设计中的功能相关的区域。

区域 1：电芯控制器 MC3377x

区域 2：滤波元器件

区域 3：ESD 保护

区域 4：隔离（变压器或电容隔离）

区域 5：具有高功率耗散的电芯均衡电阻

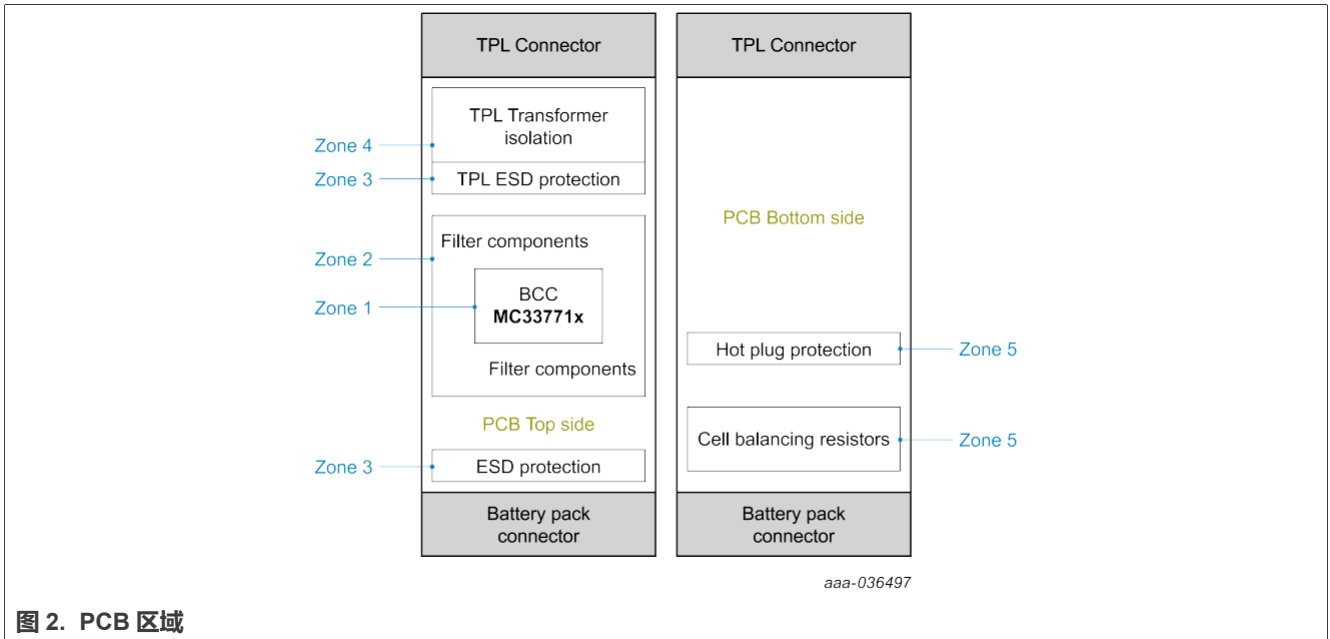


图 2. PCB 区域

表 1. 各区域内元器件放置概览

	Zone 1	Zone 2	Zone 3	Zone 4	Zone 5
电芯控制器 MC3377x	X				
电芯 LPF 滤波器		X			
电芯差分滤波电容		X			
TPL 滤波电容		X			
NTC LPF 滤波器		X			
电流检测滤波器		X			
VCOM 去耦电容		X			
VANA 去耦电容		X			
VPWR 去耦电容		X			
ESD 电容 (CT)			X		
ESD 电容 (GPIO/NTC)			X		
TPL TVS 二极管 ESD			X		
TPL 变压器				X	
Z-二极管 (热插拔保护)					X
均衡电阻					X

2.2.1 区域 1: 电芯控制器 MC3377x

不要将任何信号的走线穿过 BCC 裸露焊盘或下面的层。要用接地层填充 BCC 下面的区域。热过孔可以显著改善 BCC 的热性能。有关 BCC 控制器占用空间的建议，参见图 3 和数据手册[1]。

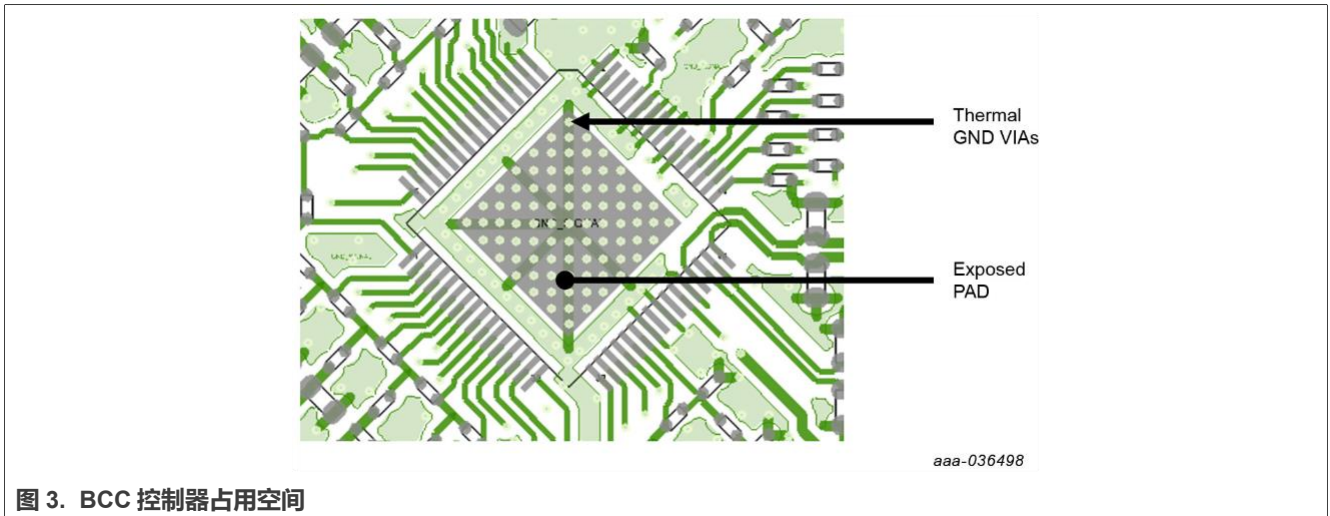


图 3. BCC 控制器占用空间

2.2.2 区域 2：滤波元器件

清晰的结构是必要的。已滤波的和未滤波的信号不应混合。在已滤波的和未滤波的信号之间要保持一定距离，以避免高频（HF）噪声耦合到已滤波的信号上。

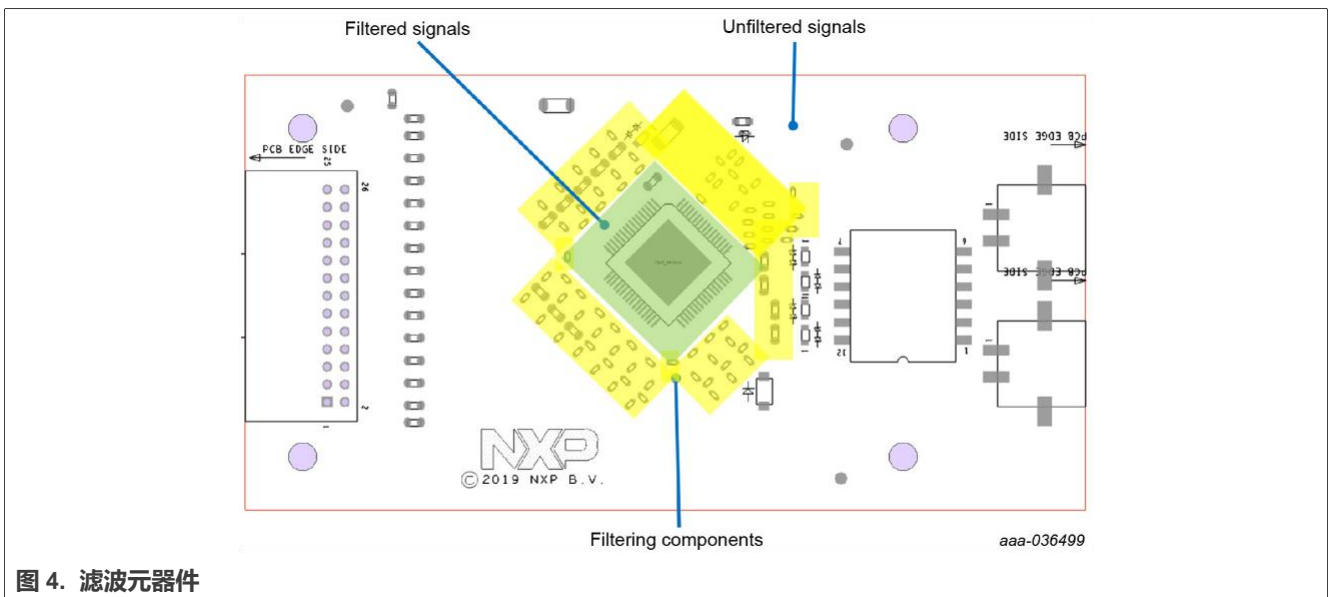


图 4. 滤波元器件

2.2.3 区域 3：ESD 保护

ESD 保护元器件必须尽可能靠近连接器放置。ESD 脉冲通常会从这里进入 PCB。

由于差分 TPL 信号的接地参考在 TPL 连接器上不可用，因此 ESD TVS 保护二极管无法放置在连接器附近，并在该位置起到 ESD 脉冲保护作用。在这种情况下，ESD TVS 二极管放置在变压器和 BCC 之间的变压器（输出/输入）引脚附近，那里有地线可将 TVS 接地。

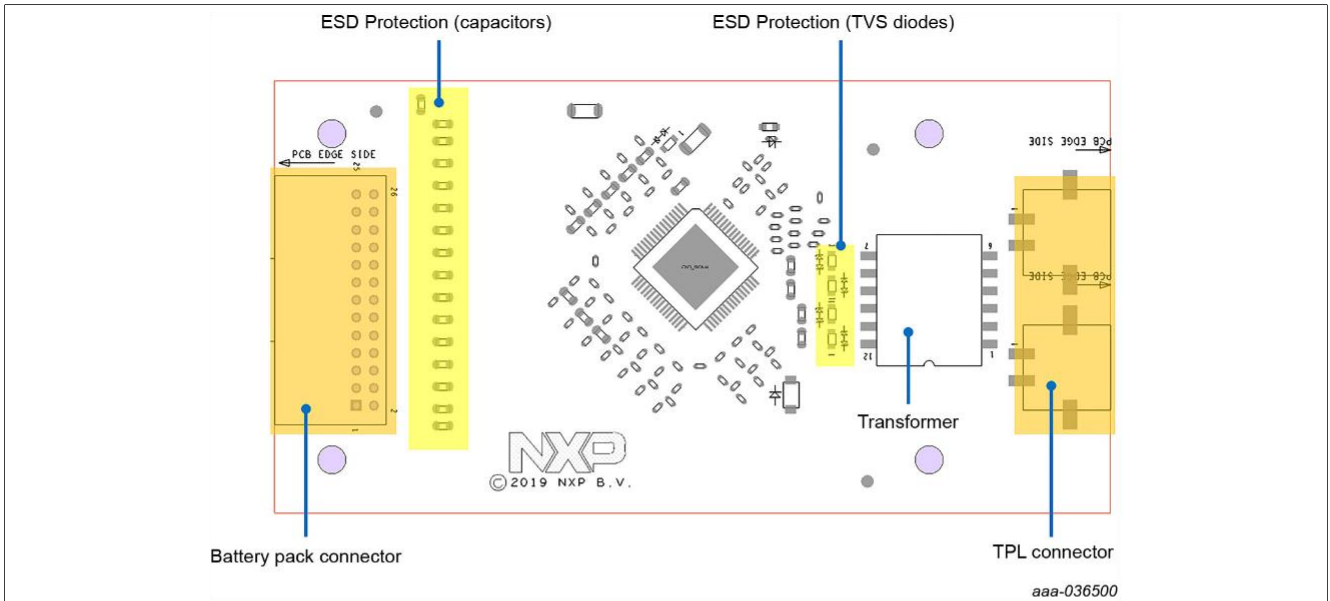


图 5. 区域 3 - PCB 顶面上的 ESD 保护

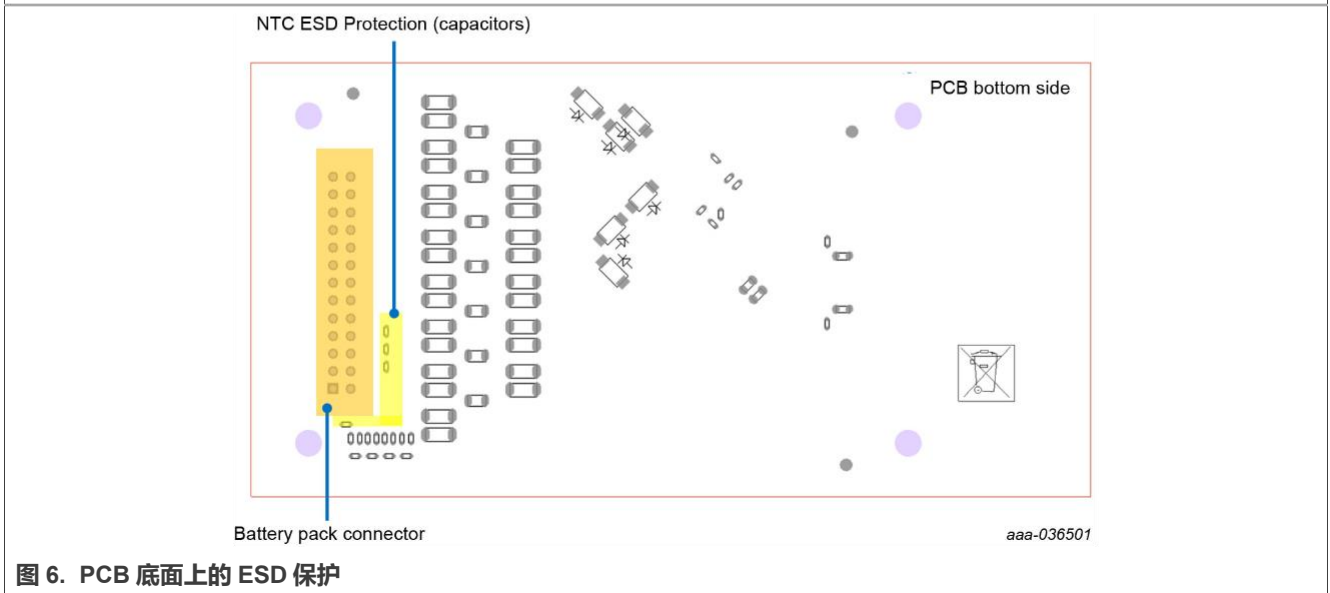


图 6. PCB 底面上的 ESD 保护

2.2.4 区域 4：隔离（变压器或电容隔离）

与系统电压相关，要在变压器的输入和输出之间保持与设计隔离要求相关的所需爬电距离。爬电距离和隔离协调在 IEC60664 中有描述。要在所有各层中保持已隔离的和未隔离的信号之间规定的距离，从而避免两个电隔离电压信号之间的高频（HF）耦合。

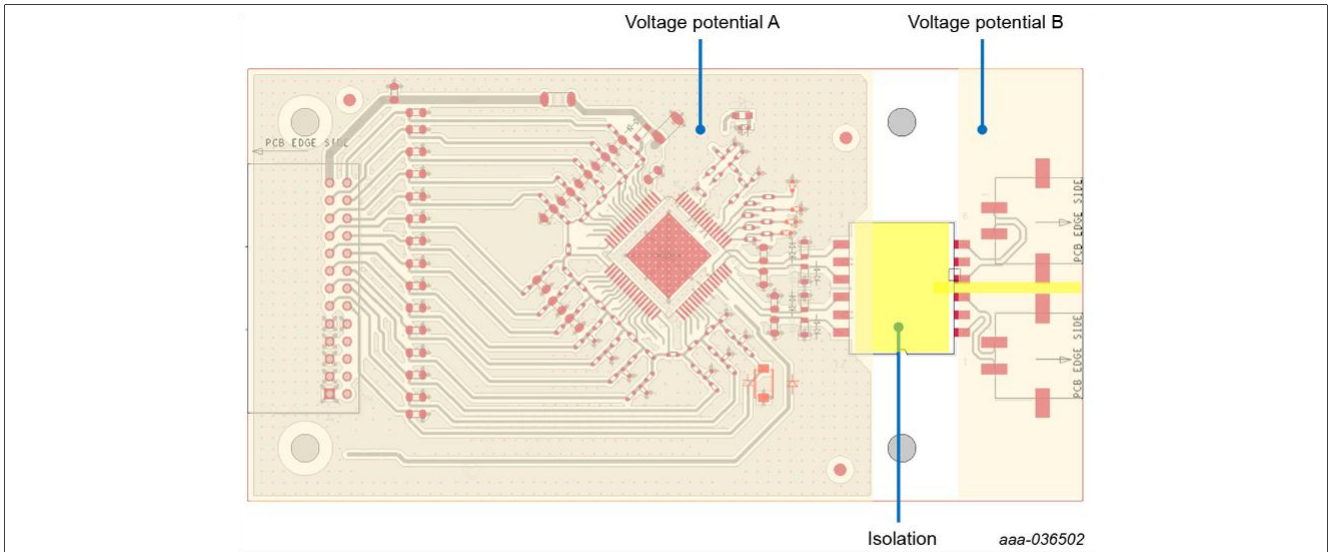


图 7. 区域 4 - 隔离

在集中式方案中考虑电容隔离时，建议使用两个串联电容。电容必须放置在每块电路板上靠近 TPL 连接器的位置。必须选择电容电压以至少满足系统电压的要求。要选择具有所需爬电距离的合适电容。可以在电容下方的 PCB 中设置气隙以增加爬电距离，或者选择更大封装的电容。

注意：封装越大，开裂的风险越高。

2.2.5 区域 5：具有高功率耗散的元器件

恩智浦建议将任何高功率耗散元器件放置于该区域，其中包括均衡电阻。

如果使用电流检测，热效应会导致电压漂移。这对于 μV 电流检测测量尤其如此，因为其滤波电阻的两端会看到两个不同的温度。有关这方面的详细说明，参见第 3.12 节。

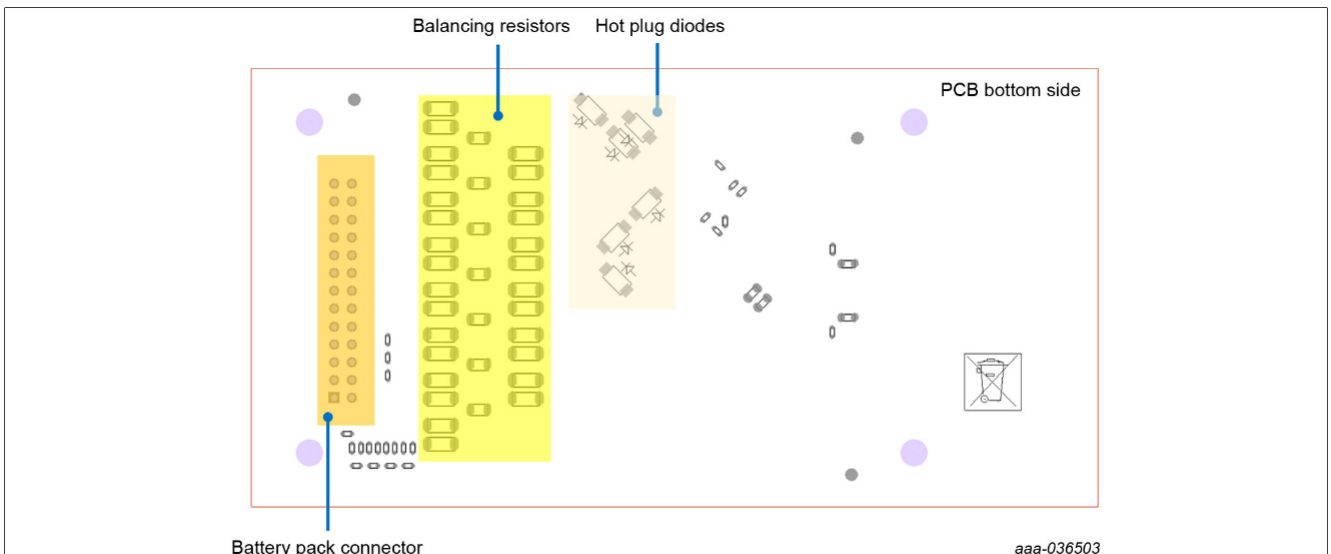


图 8. 区域 5 - 高功率耗散

3 电路和布局元器件

3.1 接地层

接地层对 EMC 性能（如 RE/RI）的影响非常大，必须谨慎实施。接地层必须满足以下要求：

- 数字和模拟电路部分仅使用一个接地层。
- 不要有任何走线穿过接地层。
- 避免接地层出现大的间隙。大多数的间隙是由于多个过孔彼此靠得太近而造成的。这种设计阻止了在每个过孔周围填充接地。为避免这种情况，过孔之间应保持 0.45 mm 以上的间隙。
- 尽可能多地将接地层与过孔连接在一起。每 2 mm 连接一个过孔就足够了。这将降低接地阻抗并提高 EMC 性能。

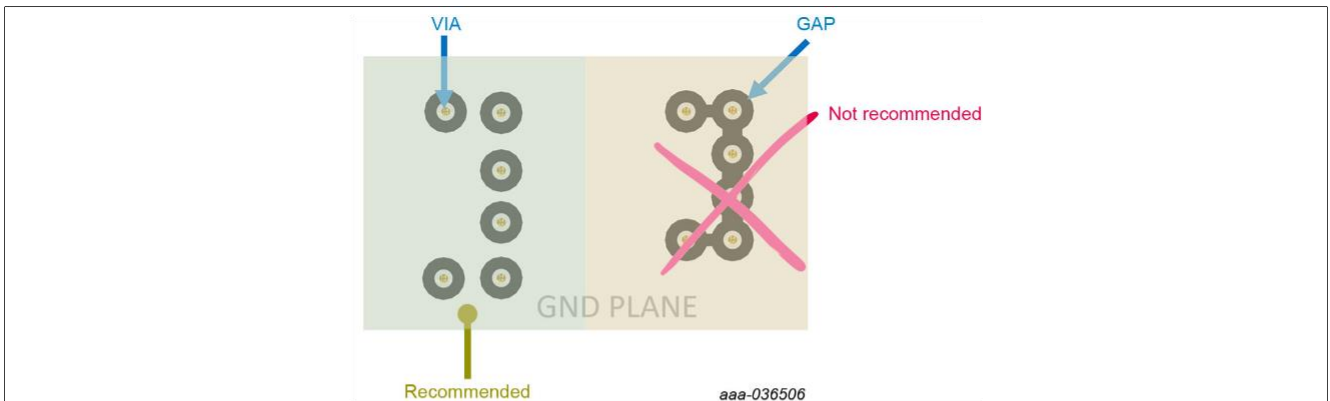


图 9. 间隙建议

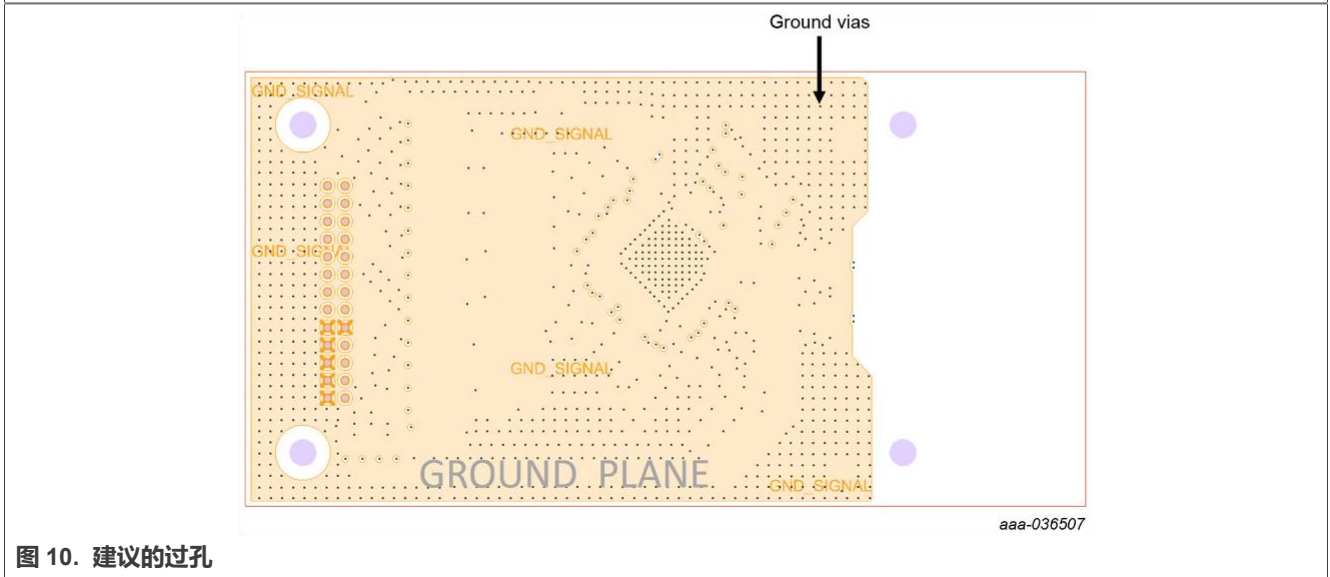


图 10. 建议的过孔

3.2 电源层

不建议在此类设计中使用电源层，因为它不会显著提高性能。建议改用接地层。

VPWR 和 VCOM 走线可以使用标准走线进行布线。增加走线的宽度将减少压降并提高精度。

注意：去耦电容器必须放置在推荐位置（参见 VCOM 和 VPWR）

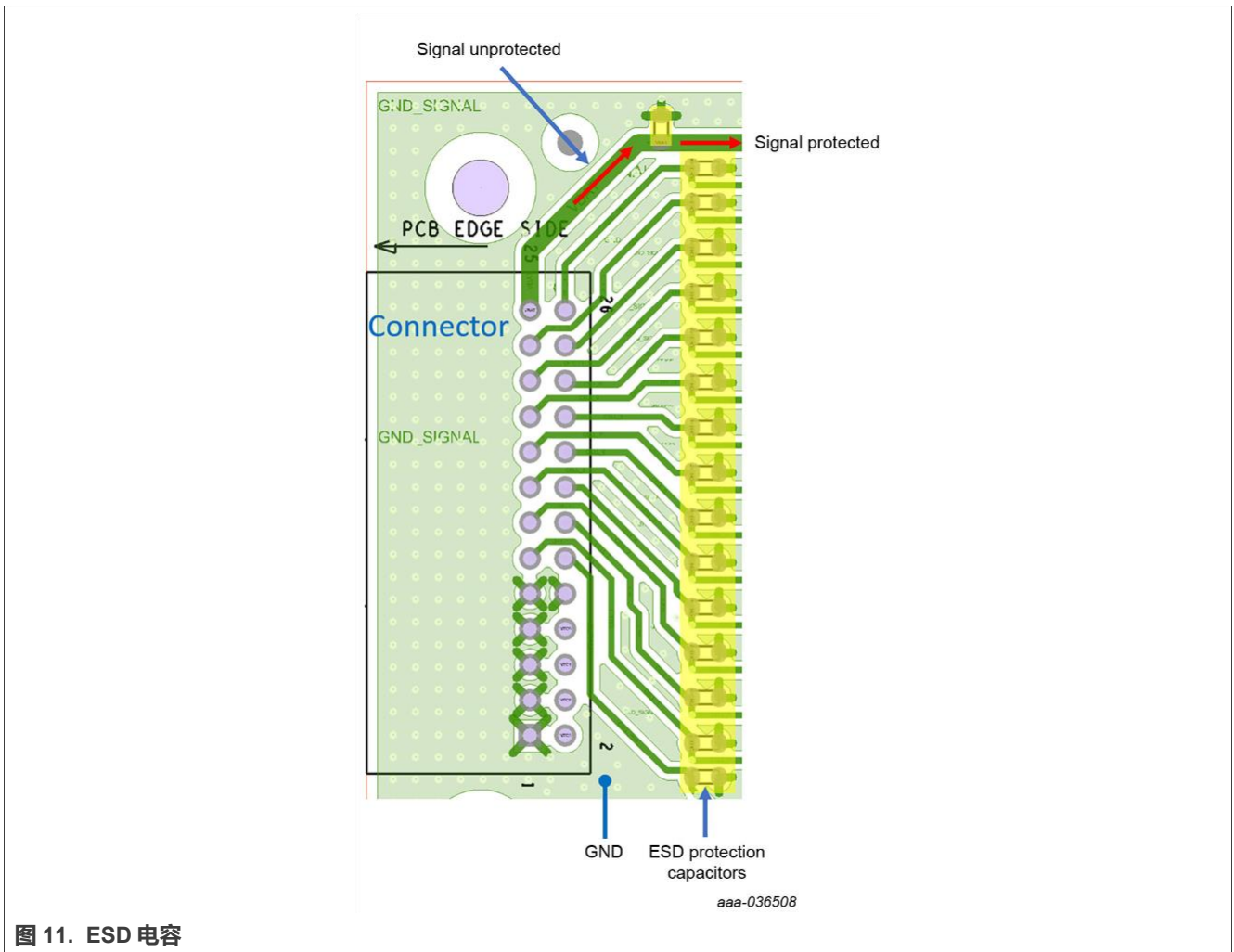
3.3 ESD 电容

ESD 电容应具有吸收 ESD 放电脉冲能量的能力。

将 ESD 电容尽可能靠近连接器引脚放置。首先，采用低阻抗走线从连接器引脚布线到 ESD 电容。然后，从电容焊盘布线到 PCB 上的其余电路。

电容必须以尽可能低的阻抗连接到内层的接地层。使用两个过孔而不是只使用一个过孔将提高 EMC 和 ESD 性能。连接到顶面或底面接地层也是可以的。

在连接器和 ESD 电容之间保持尽可能短的走线，且走线是低阻抗和低电感的，这将提高 ESD 性能。



在汽车应用中，一些 OEM 要求在所有电芯端子连接处串联两个互成 90° 的电容。这样可以降低电容出现裂纹时的短路风险。在 RD33771CDSTEB 评估板中，使用了软端接电容。也有一些 OEM 建议或要求使用 0805 尺寸或更大尺寸的电容封装。这样可以提高 ESD 性能，并能增加敏感位置的爬电距离。

3.4 均衡电阻

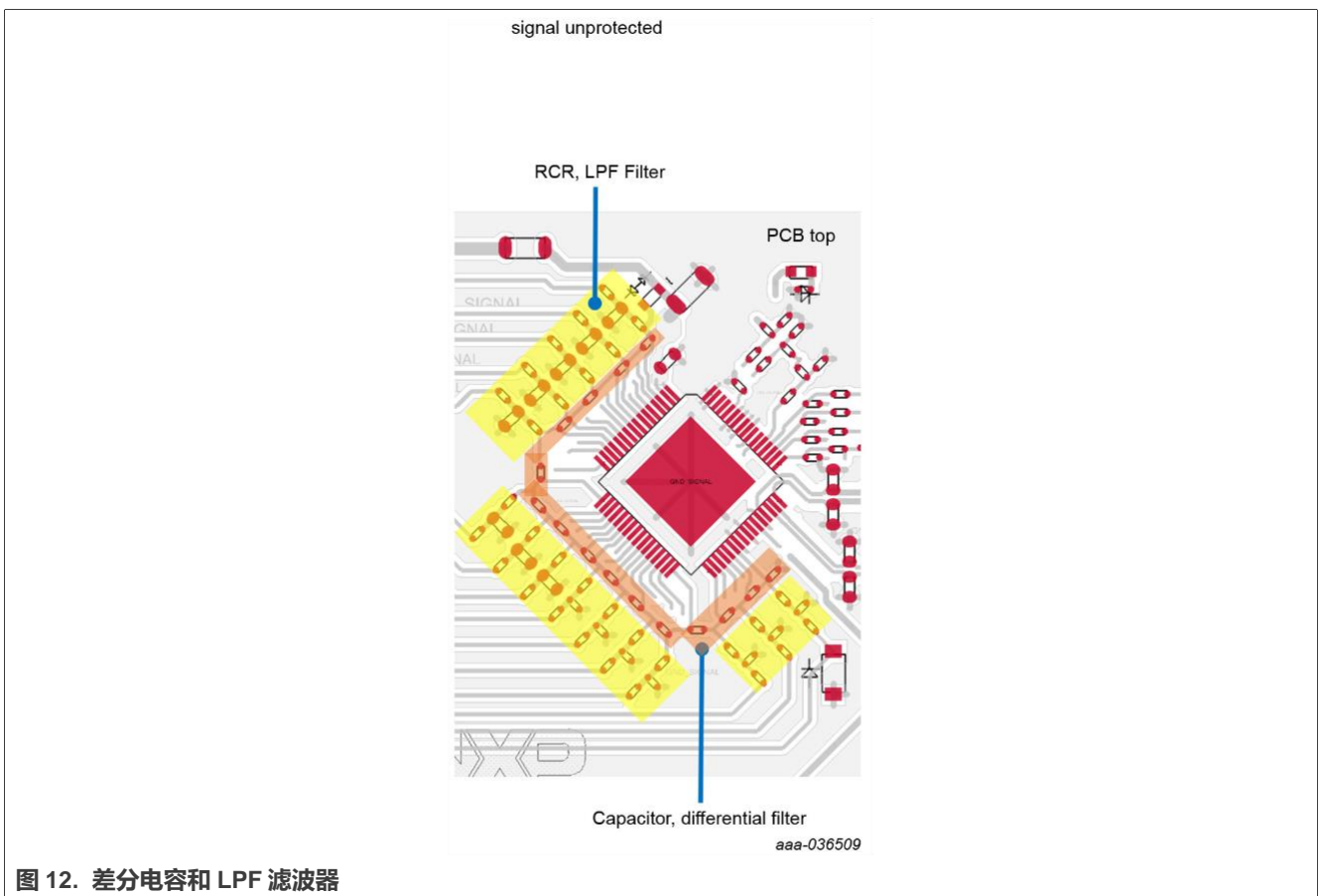
均衡电阻可以放置在 LPF 滤波器和电芯组连接器之间。

不要将电芯均衡电阻放置在靠近电流检测 LPF 元器件的位置，热电效应可能导致电流测量的电压偏移几个 μV 。使用冷却铜层来吸收均衡电阻功率耗散产生的热量。将冷却层放在接地层之上。PCB 寄生电容将提高 EMC 性能。

3.5 差分电容和 LPF 滤波器

将差分滤波电容尽可能靠近 BCC CT_x 引脚放置。

必须将低通滤波器尽可能靠近 BCC CT 引脚放置。在信号经过低通滤波器之后，该信号不应与未滤波的信号混合。



3.6 VPWR 电容

使用短走线，将 VPWR 去耦电容尽可能靠近 BCC 的 VPWR1 和 VPWR2 引脚放置。

在电容的接地和 BCC 的 GNDREF 引脚之间保持低阻抗。

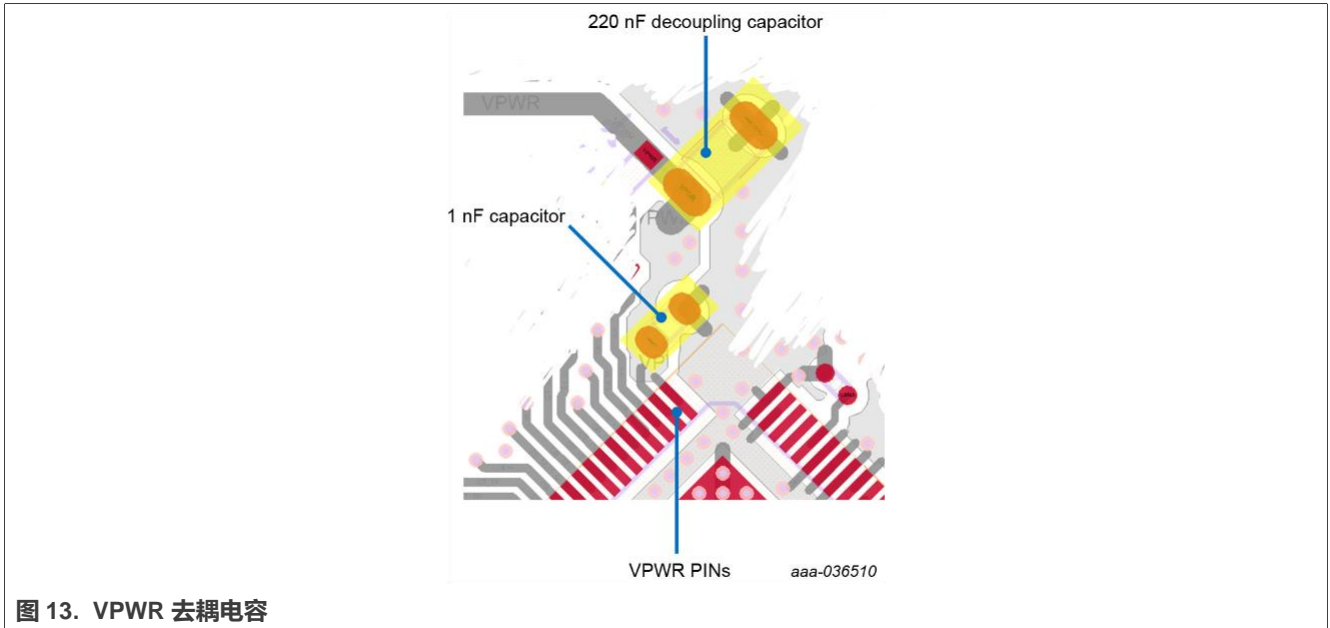


图 13. VPWR 去耦电容

3.7 VCOM

将 VCOM 去耦电容尽可能靠近 BCC VCOM 引脚放置。

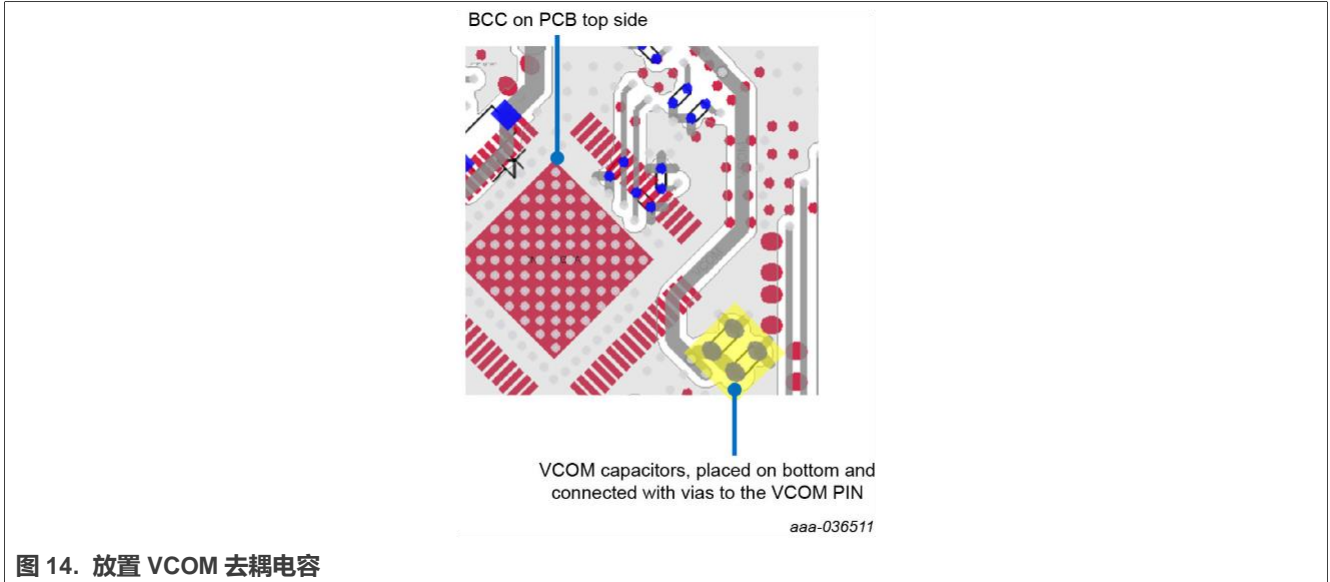


图 14. 放置 VCOM 去耦电容

3.8 GPIO 和 NTC 滤波器

将低通滤波器尽可能靠近 BCC GPIO 引脚放置。

3.9 VANA

将数据手册中推荐和列出的去耦电容尽可能靠近电芯控制器 MC3377x 的 VANA 引脚放置。

在电容的接地和 BCC 的 AGND 引脚之间保持低阻抗。

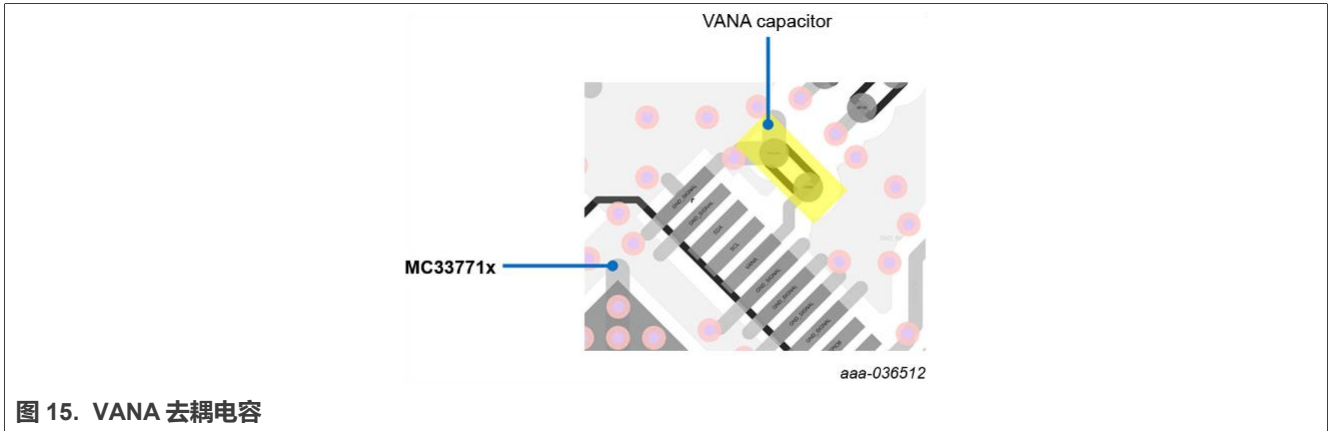


图 15. VANA 去耦电容

3.10 TPL

将 TPL 电容靠近 TPL 引脚放置。将 ESD 保护 TVS 二极管靠近变压器放置。

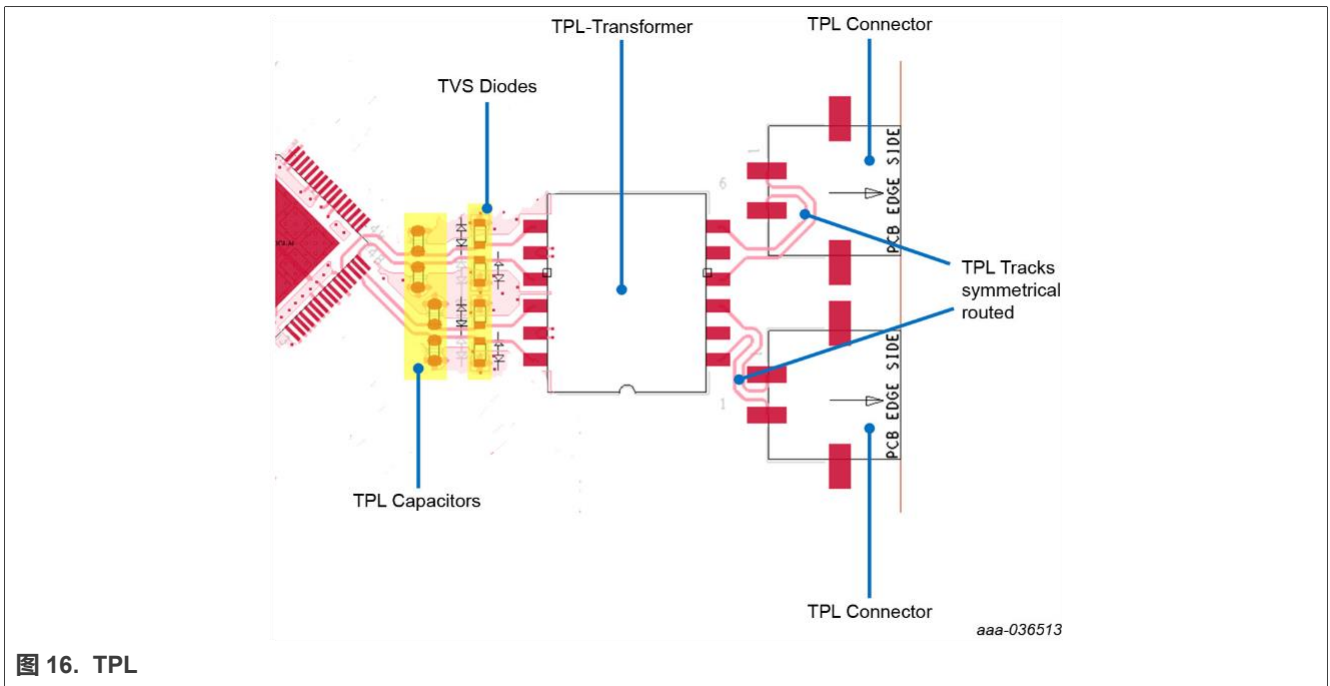


图 16. TPL

2 MHz TPL 通信是一种差分（高和低）双线信号，必须在一层上对称布线，以避免信号质量下降。

在接地层上布线 TPL 走线可提高 EMC 性能。这种设计可减少辐射发射。

与测量有关的是，短走线的不可控阻抗不会降低 TPL 性能。

建议不要将滤波器模拟信号与 TPL 走线交叉。要保持高速数字信号和高灵敏度模拟测量信号（如电流检测走线）之间的距离。

3.11 热插拔保护

建议将热插拔保护齐纳（Zener）二极管放置在 PCB 底面靠近 CB 信号的位置。

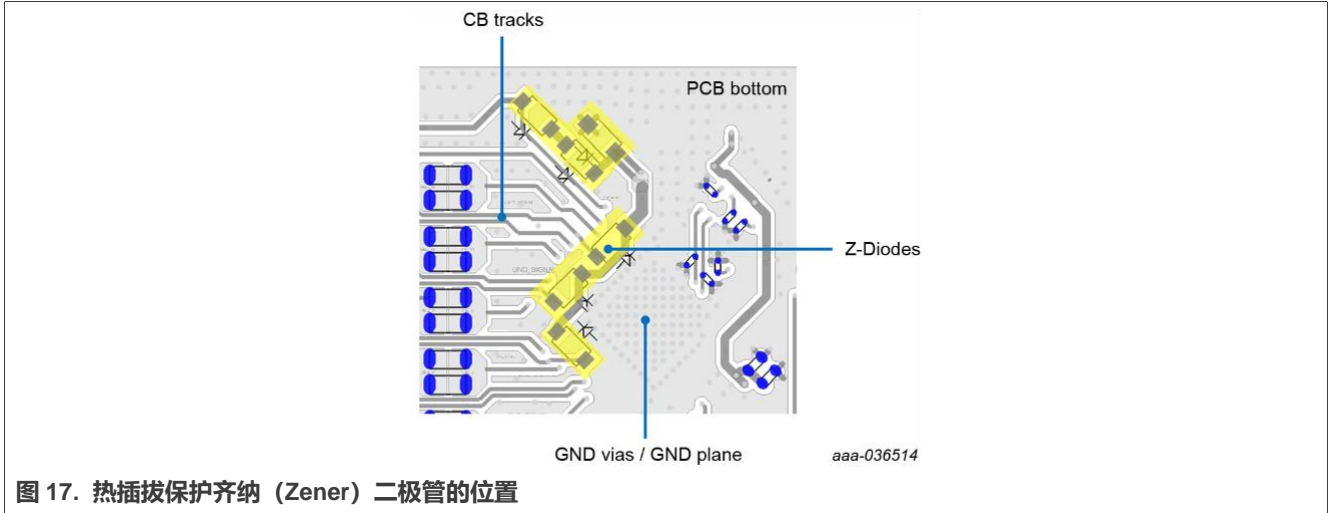


图 17. 热插拔保护齐纳（Zener）二极管的位置

3.12 电流检测

电流测量是电路板最灵敏的测量。100 $\mu\Omega$ 分流器上的负载电流会导致 100 $\mu\Omega$ 分流器两端的电压下降，由 BCC 进行监测。

例如，对于 1 A 的负载电流，分流器两端会有 100 μV 的电压下降，电池控制器将对其进行高精度测量。对于 100 mA 负载，将测量到 10 μV 压降，对于 10 mA，将测量到 1 μV 压降。

为了在嘈杂的环境中实现高精度，恩智浦建议采取以下措施：

- 将 LPF 滤波器尽可能靠近 BCC 的电流检测输入处放置
- 尽可能将电流检测+ 和电流检测- 走线对称地布线。
- 在接地层上布线或在两个接地层之间屏蔽布线。
- 将电流测量元器件与均衡电阻等发热元器件保持足够的距离，以避免热电效应。
- 与高噪声信号保持距离，例如未滤波的电芯终端走线。
- 如果分流器通过导线与 BCC 连接，请使用双绞线。
- 根据 EMC 要求、性能和设计，使用共模扼流圈或铁氧体磁珠可以降低高频（HF）噪声。

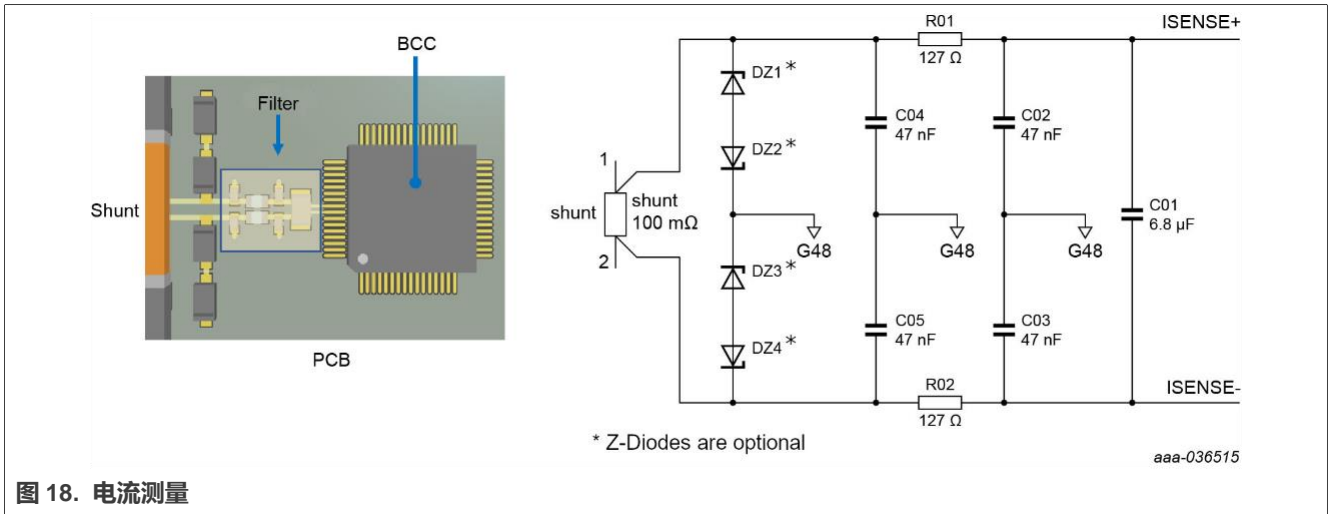


图 18. 电流测量

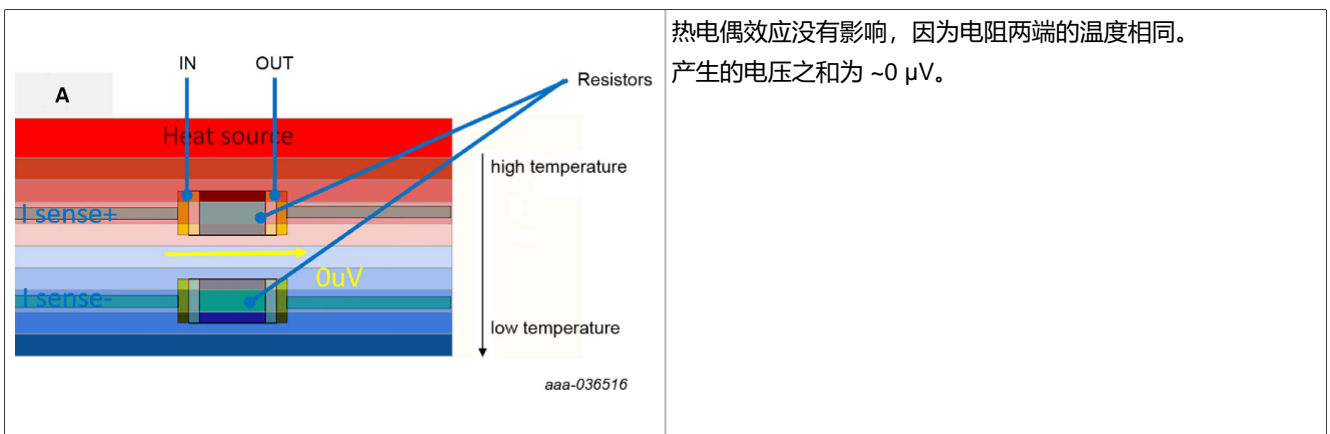
3.12.1 热电偶电动势

在两种不同类型材料的交界处将热量直接转化为电能称为“热电偶效应”，也称为“塞贝克效应”（Seebeck effect）。两种材料之间会产生少量电压。金属间交界处产生的电压随温度的变化是两种材料接触的金属组合的函数。根据温差、方向和接触材料，可以产生正电压或负电压。

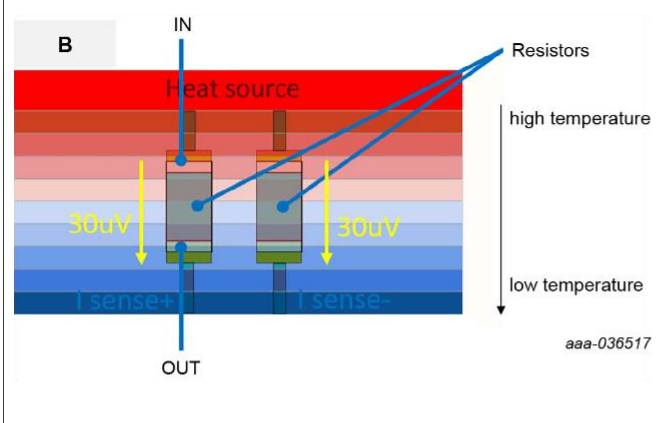
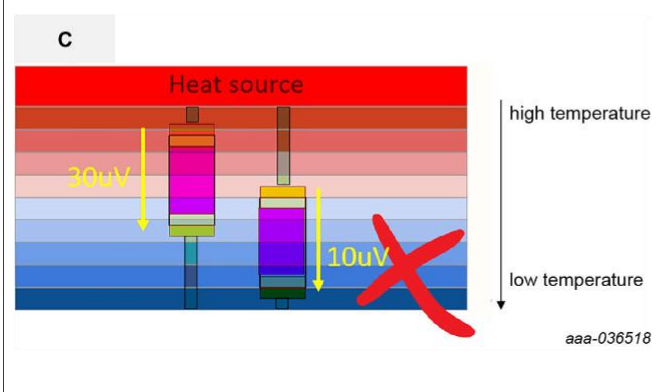
热电偶效应会影响灵敏的电流测量；几 μV 的电压会导致几十 mA 的电流漂移。

为了避免或最小化热电偶效应对 PCB 的影响，滤波电阻必须放置在该电阻的两端处于相似温度下的位置。参见图 A。电阻必须水平放置并与热源平行。必须避免垂直放置并与热源平行，因为热电偶效应将显著增加。参见图 B。如果两个电阻对称放置并产生相同的热电偶电压，则用于电流测量的差分电压测量可能不会导致电压漂移。

滤波电阻在 PCB 上不同温度区的不对称放置（图 C）会导致差分测量中的电压漂移。漂移量是电阻两端温差和电阻中连接在一起的不同电阻材料的函数。焊点中也存在热电偶效应，因为两种不同的材料连接在一起（铜和焊锡的混合物）。



热电偶效应没有影响，因为电阻两端的温度相同。
产生的电压之和为 $\sim 0 \mu\text{V}$ 。

<p>B</p> 	<p>热电偶效应在电阻上产生 $30\ \mu\text{V}$ 的压降。 在本示例中，两个电阻对称置于不同的温度区域。两个电阻上产生的压降相同。 $I_{\text{sense+}}$和 $I_{\text{sense-}}$之间的差分电流测量值为 $0\ \mu\text{V}$。</p>
<p>C</p> 	<p>热电偶效应会在电阻上产生两个不同的压降，因为每个电阻都放置在不同的温度区域。 在本示例中，“电流测量”测量的电压差为 $20\ \mu\text{V}$。这将导致 $100\ \mu\text{R}$ 分流器的偏移电流为 $200\ \text{mA}$。</p>

4 参考设计 EVB 板 RD33771CDSTEVB

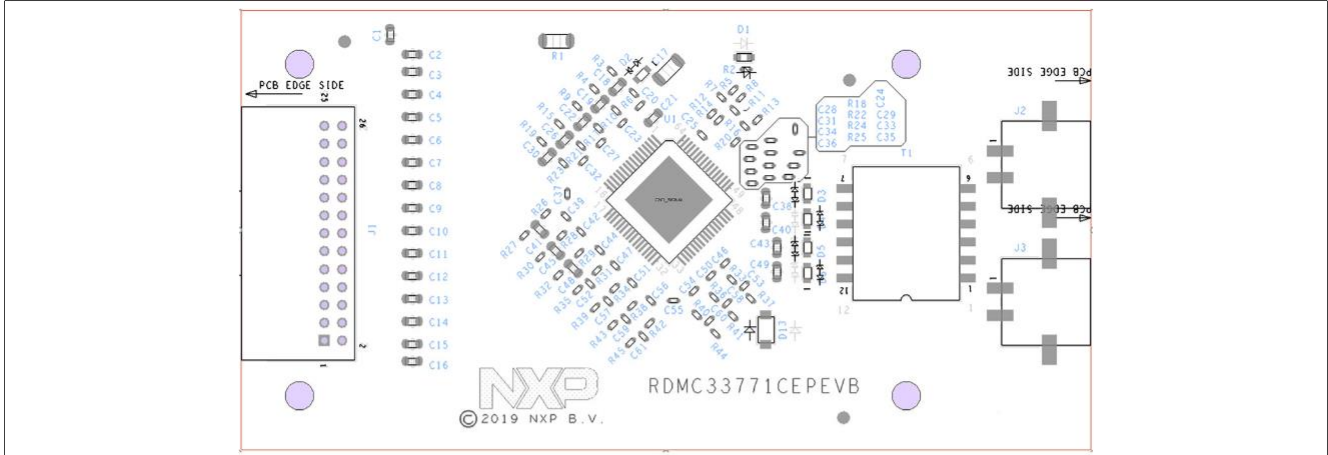


图 19. 组装 (PCB 顶面)

aaa-036519

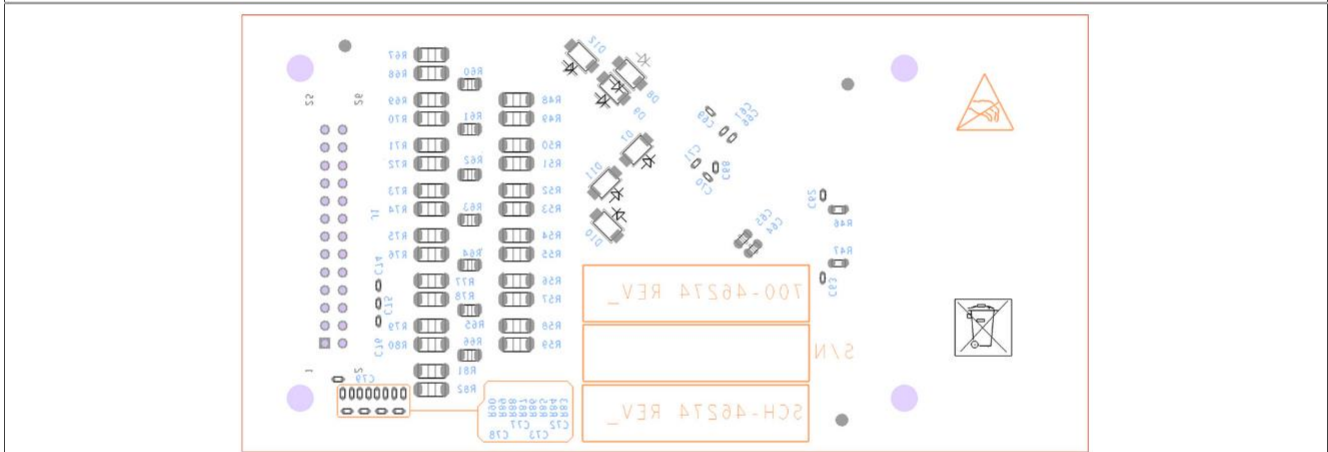


图 20. 组装 (PCB 底面)

aaa-036520

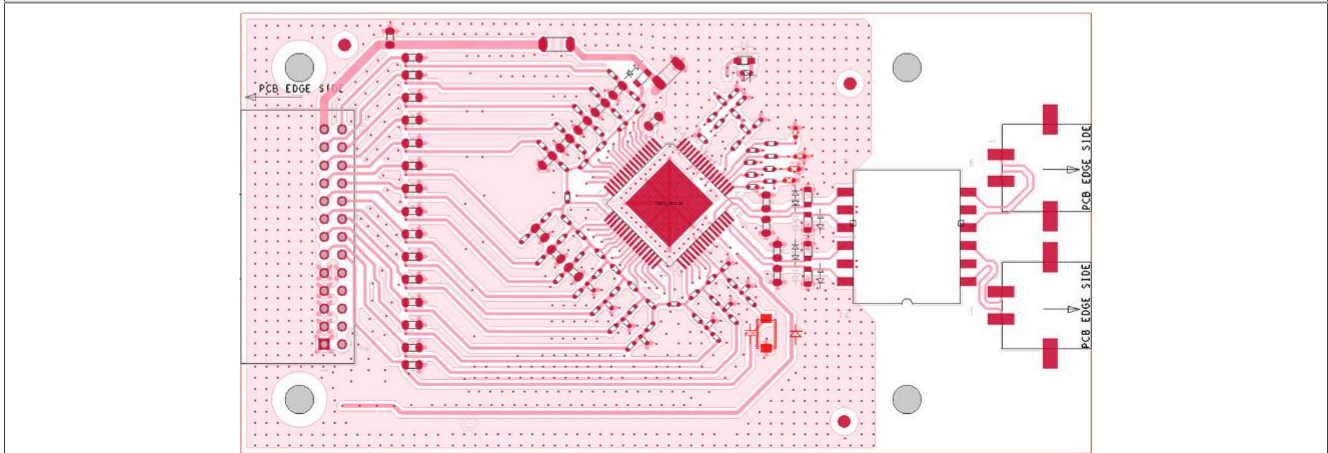
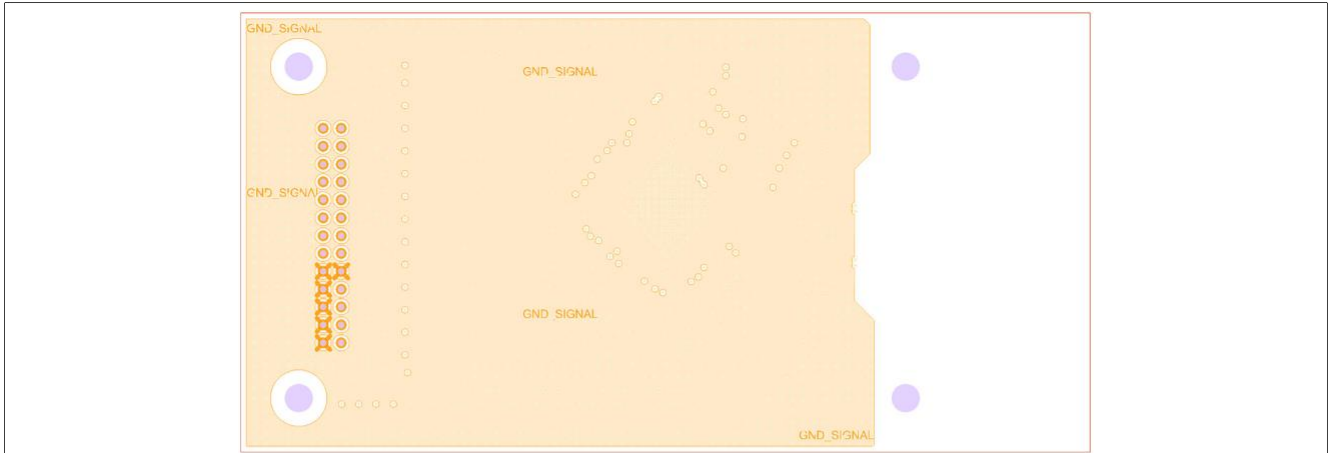


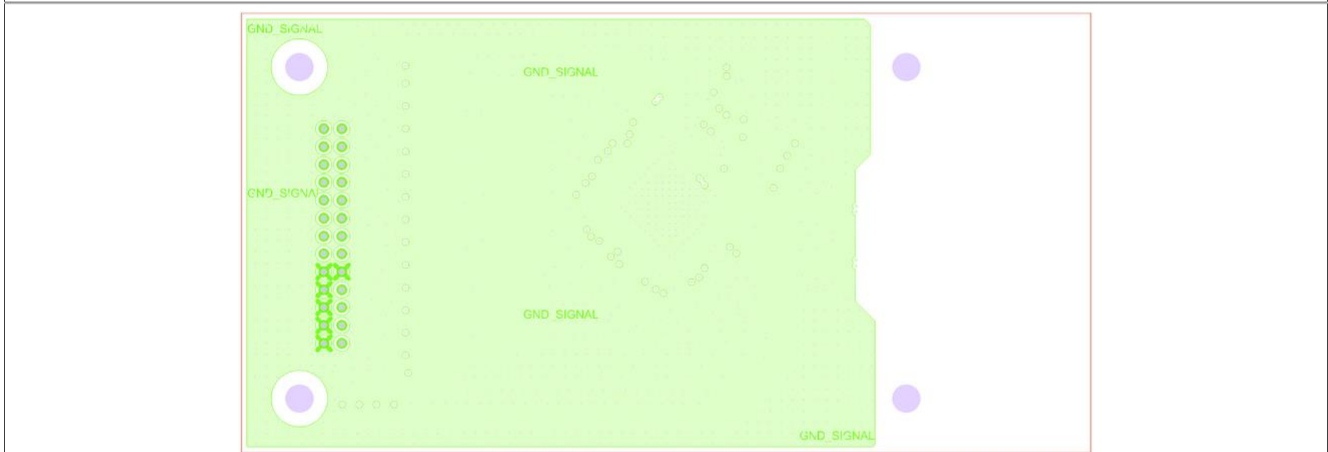
图 21. 第 1 层 (PCB 顶面)

aaa-036521



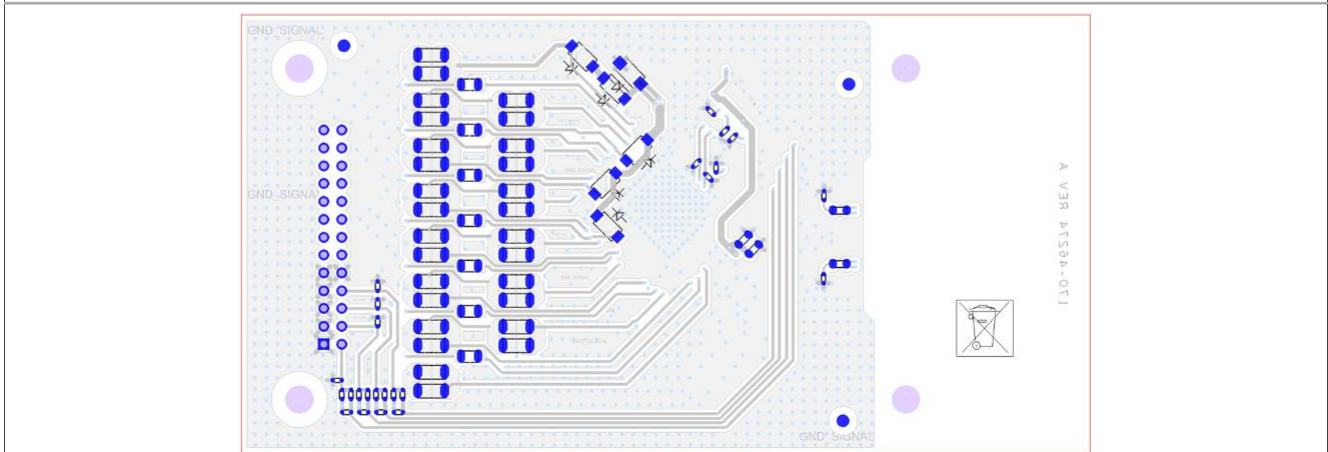
aaa-036522

图 22. 第 2 层 (内层第 1 层)



aaa-036523

图 23. 第 3 层 (内层第 2 层)



aaa-036524

图 24. 第 4 层 (底面)

5 EMC 测试

这些建议已在多个电路板中实施，并已验证成功，这些验证与以下标准汽车 EMC 测试规范有关。

- RE (辐射发射) 测试
- CP 测试 (传导干扰 - 与 CISPR25 有关的电流探头方法)
- 与 ISO 11452-4 测试等级 IV 有关的 BCI 测试
- 与 ISO10605 和 IEC61000-4-2 有关的 ESD 测试

此记录重点关注最相关的一般 EMC 要求，例如传导抗扰度和辐射发射。EMC 测试要求和测试设置在 CISPR25、ISO 和 OEM EMC 要求中都有详细的描述。您可向恩智浦索取详细的 EMC 测试报告。

5.1 RE (辐射发射) 测试

由于 BCC 包括一个高速通信接口，因此可以测量一定量的辐射发射，特别是在 100 MHz 以下的较低频率范围内。TPL 布线和滤波器以及去耦元件（如 TPL 线路上的 TPL 电容和共模扼流圈等）对辐射发射有很大影响。

RE 测试已成功完成，测试与 CISPR25 相关的频率范围为 150 KHz 至 2.5 GHz，5 类。

该电路板还通过了高级 EMC 测试和 OEM EMC 测试要求，频率范围高达 6 GHz。

5.2 CP 测试 (传导干扰 - 与 CISPR25 有关的电流探头方法)

使用与 CISPR25 有关的电流探头方法测量了 EVB 板的传导干扰。测量到的传导发射始终低于 CISPR25 规定的限值。

在 6 个不同的位置使用了电流探头测量方法。

- 位置 P1: 在所有 CT 和 NTC 信号线上
- 位置 P2: 仅在 HV+ 上 (电池组正号母线/导线)
- 位置 P3: 仅在 HV- 上 (电池组负号母线/导线)
- 位置 P4: HV+ 和 HV- 一起置于批量注入探头中
- 位置 P5: 仅在 TPL 输入线上
- 位置 P6: 仅在 TPL 输出导线上

电流探头已放置在 CISPR25 标准中的测试设置所描述的距离处

5.3 与 ISO 11452-4 有关的 BCI (大电流注入) 测试

对于电池管理系统，BCI 测试是最重要的测试之一。该测试模拟了整车层面的 EMC 噪声，它们耦合到电路板网、电池 HV+ 和 HV- 以及连接到 CMC/BMS 电路板的所有线束和导线。在整车层面上，DCDC 转换器和电机逆变器通常会在低频范围内产生高 EMC 噪声。这种 EMC 噪声会干扰 BCC 中的所有灵敏的测量 (电压、电流、温度)，并中断 2 线差分 TPL 通信。

该电路板及其在数据手册指定滤波器的布局已成功通过与国际 ISO 11452-4 标准和一些高级 OEM 标准和要求有关的测试。在整个测试频率范围 (100 KHz) 1 MHz 至 400 MHz 中，CT 和 GPIO 精度在合格标准之内。通信错误/丢失和故障是故障标准的一部分。

注入探头已放置在模拟锂离子电池组中的 6 个不同位置。参见下图。这与 ISO11452-4 中描述的测试设置有关。对于所有位置，都使用了支架替换方法，并且将注入探头放置在 ISO11452-4 中描述的从连接器到 DUT 的 3 个距离处。闭环方法也已成功针对特定客户分配进行了测试，并与其测试设置和验收标准相关。

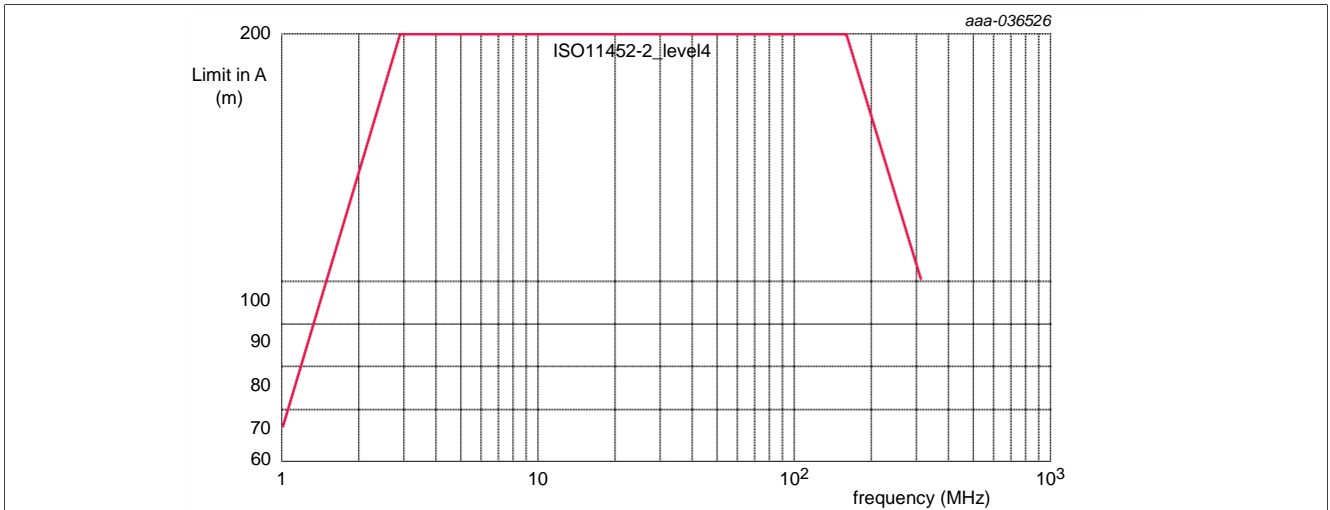


图 25. BCI 测试电流曲线

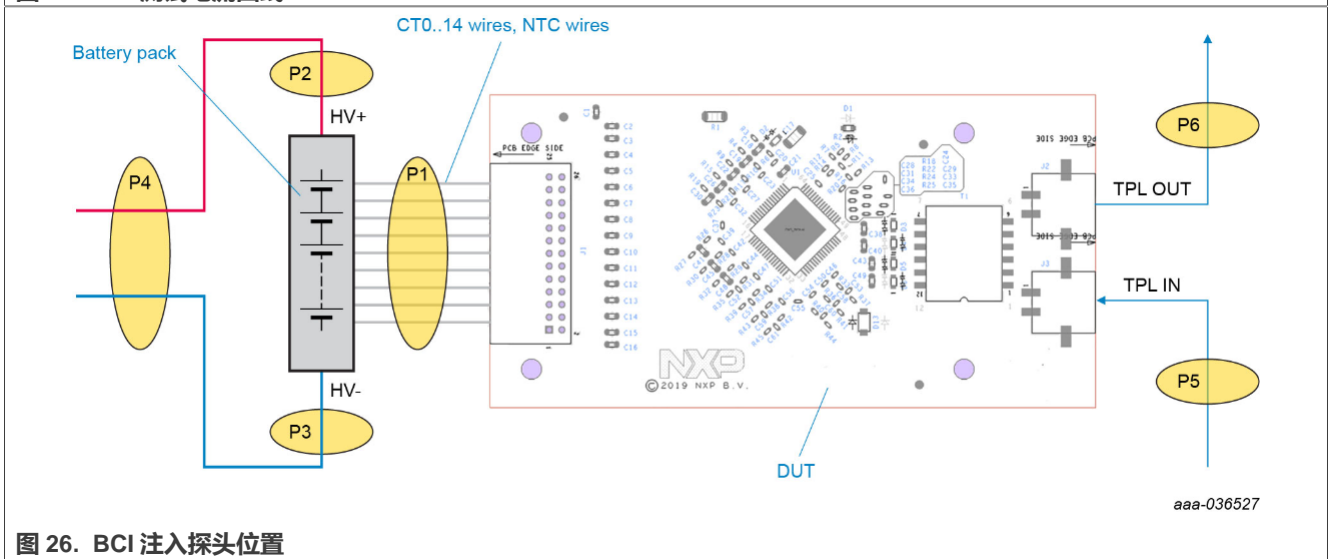


图 26. BCI 注入探头位置

注入探头已放置在 6 个不同的位置

位置 P1: 在所有 CT 和 NTC 信号线上

位置 P2: 仅在 HV+ 上 (电池组正号母线/电线)

位置 P3: 仅在 HV- 上 (电池组负号母线/电线)

位置 P4: HV+ 和 HV- 一起置于批量注入探头中

位置 P5: 仅在 TPL 输入线上

位置 P6: 仅在 TPL 输出导线上

在每个位置上，注入探头都按照 ISO11452-4 中规定的 3 个距离放置。

5.4 与 ISO10605 和 IEC61000-4-2 有关的 ESD 测试

对连接器的每个引脚模拟静电放电脉冲。这是为了测试 BCC 的灵敏信号和功能的鲁棒性，这与 IEC61000-4-2 和 ISO10605 汽车标准有关。

测试采用了相关的直接放电方法。在连接器的所有引脚上使用网络 (330R/150 pF 和 2KR/330 pF-150 pF) 测试了高达 8 KV 的 ESD 放电脉冲。这是要测试设计和布线的 ESD 滤波器在不同模式下的有效性。

ESD 测试之后，将 BCC (IC) 从电路板上焊出，检查 ESD 结构中是否有任何 ESD (EOS) 损坏。结果是未检测到芯片 ESD 结构中的故障和损坏。

执行了以下直接放电 ESD 测试：

- 带有 2KR/330pF/8KV 网络的供电系统。
 - 验收标准是所有参数都在规范限制范围内
- 未供电的系统，带有 2KR/150pF/8KV 和 330R/150pF/8KV 网络。
 - 验收标准是所有参数都在规范限制范围内

6 一般信息

好的设计始于好的布局。恩智浦建议将 PCB 划分为不同的区域，并将元器件放置在与其功能相关的区域内。

6.1 涂层

对于电芯电压永久连接到 PCB 的电池管理系统，建议对组装好的 PCB 涂上涂层。该处理可避免潮湿环境中的漏电流。水冷凝通常会导致永久连接到电芯端电压的信号之间的迁移和短路。

6.2 布局标准

建议使用印制板设计通用标准 IPC2221A。

恩智浦建议使用国际标准 IEC60664 来确定隔离、爬电距离和间隙距离。

7 参考资料

- [1] MC33771C: 14 通道锂离子电芯控制器 IC — <https://www.nxp.com/products/power-management/battery-management/battery-cell-controllers/14-channel-li-ion-battery-cell-controller-ic:MC33771C>
- [2] HLQFP64 封装信息 — <https://www.nxp.com/docs/en/package-information/SOT1510-2.pdf>
- [3] HLQFP48 封装信息 — <https://www.nxp.com/docs/en/package-information/SOT1571-1.pdf>

8 Legal information

8.1 Definitions

Draft — A draft status on a document indicates that the content is still under internal review and subject to formal approval, which may result in modifications or additions. NXP Semiconductors does not give any representations or warranties as to the accuracy or completeness of information included in a draft version of a document and shall have no liability for the consequences of use of such information.

8.2 Disclaimers

Limited warranty and liability — Information in this document is believed to be accurate and reliable. However, NXP Semiconductors does not give any representations or warranties, expressed or implied, as to the accuracy or completeness of such information and shall have no liability for the consequences of use of such information. NXP Semiconductors takes no responsibility for the content in this document if provided by an information source outside of NXP Semiconductors.

In no event shall NXP Semiconductors be liable for any indirect, incidental, punitive, special or consequential damages (including - without limitation - lost profits, lost savings, business interruption, costs related to the removal or replacement of any products or rework charges) whether or not such damages are based on tort (including negligence), warranty, breach of contract or any other legal theory.

Notwithstanding any damages that customer might incur for any reason whatsoever, NXP Semiconductors' aggregate and cumulative liability towards customer for the products described herein shall be limited in accordance with the Terms and conditions of commercial sale of NXP Semiconductors.

Right to make changes — NXP Semiconductors reserves the right to make changes to information published in this document, including without limitation specifications and product descriptions, at any time and without notice. This document supersedes and replaces all information supplied prior to the publication hereof.

Applications — Applications that are described herein for any of these products are for illustrative purposes only. NXP Semiconductors makes no representation or warranty that such applications will be suitable for the specified use without further testing or modification.

Customers are responsible for the design and operation of their applications and products using NXP Semiconductors products, and NXP Semiconductors accepts no liability for any assistance with applications or customer product design. It is customer's sole responsibility to determine whether the NXP Semiconductors product is suitable and fit for the customer's applications and products planned, as well as for the planned application and use of customer's third party customer(s). Customers should provide appropriate design and operating safeguards to minimize the risks associated with their applications and products.

NXP Semiconductors does not accept any liability related to any default, damage, costs or problem which is based on any weakness or default in the customer's applications or products, or the application or use by customer's third party customer(s). Customer is responsible for doing all necessary testing for the customer's applications and products using NXP Semiconductors products in order to avoid a default of the applications and the products or of the application or use by customer's third party customer(s). NXP does not accept any liability in this respect.

Suitability for use in automotive applications — This NXP product has been qualified for use in automotive applications. If this product is used by customer in the development of, or for incorporation into, products or services (a) used in safety critical applications or (b) in which failure could lead to death, personal injury, or severe physical or environmental damage (such products and services hereinafter referred to as "Critical Applications"), then customer makes the ultimate design decisions regarding its products and is solely responsible for compliance with all legal, regulatory, safety, and security related requirements concerning its products, regardless of any information or support that may be provided by NXP. As such, customer assumes all risk related to use of any products in Critical Applications and NXP and its suppliers shall not be liable for any such use by customer. Accordingly, customer will indemnify and hold NXP harmless from any claims, liabilities, damages and associated costs and expenses (including attorneys' fees) that NXP may incur related to customer's incorporation of any product in a Critical Application.

Export control — This document as well as the item(s) described herein may be subject to export control regulations. Export might require a prior authorization from competent authorities.

Translations — A non-English (translated) version of a document, including the legal information in that document, is for reference only. The English version shall prevail in case of any discrepancy between the translated and English versions.

Security — Customer understands that all NXP products may be subject to unidentified vulnerabilities or may support established security standards or specifications with known limitations. Customer is responsible for the design and operation of its applications and products throughout their lifecycles to reduce the effect of these vulnerabilities on customer's applications and products. Customer's responsibility also extends to other open and/or proprietary technologies supported by NXP products for use in customer's applications. NXP accepts no liability for any vulnerability. Customer should regularly check security updates from NXP and follow up appropriately.

Customer shall select products with security features that best meet rules, regulations, and standards of the intended application and make the ultimate design decisions regarding its products and is solely responsible for compliance with all legal, regulatory, and security related requirements concerning its products, regardless of any information or support that may be provided by NXP.

NXP has a Product Security Incident Response Team (PSIRT) (reachable at PSIRT@nxp.com) that manages the investigation, reporting, and solution release to security vulnerabilities of NXP products.

8.3 Trademarks

Notice: All referenced brands, product names, service names, and trademarks are the property of their respective owners.

NXP — wordmark and logo are trademarks of NXP B.V.

表目录

表 1. 各区域内元器件放置概览.....5

图目录

图 1.	PCB 层	4	图 14.	放置 VCOM 去耦电容	12
图 2.	PCB 区域	5	图 15.	VANA 去耦电容	13
图 3.	BCC 控制器占用空间	6	图 16.	TPL	13
图 4.	滤波元器件	6	图 17.	热插拔保护齐纳 (Zener) 二极管的位置	14
图 5.	区域 3 - PCB 顶面上的 ESD 保护	7	图 18.	电流测量	15
图 6.	PCB 底面上的 ESD 保护	7	图 19.	组装 (PCB 顶面)	17
图 7.	区域 4 - 隔离	8	图 20.	组装 (PCB 底面)	17
图 8.	区域 5 - 高功率耗散	8	图 21.	第 1 层 (PCB 顶面)	17
图 9.	间隙建议	9	图 22.	第 2 层 (内层第 1 层)	18
图 10.	建议的过孔	9	图 23.	第 3 层 (内层第 2 层)	18
图 11.	ESD 电容	10	图 24.	第 4 层 (底面)	18
图 12.	差分电容和 LPF 滤波器	11	图 25.	BCI 测试电流曲线	20
图 13.	VPWR 去耦电容	12	图 26.	BCI 注入探头位置	20

目录

1	介绍	3
2	PCB 设计建议	4
2.1	层架构	4
2.2	放置元器件的 PCB 区域	4
2.2.1	区域 1: 电芯控制器 MC3377x	5
2.2.2	区域 2: 滤波元器件	6
2.2.3	区域 3: ESD 保护	6
2.2.4	区域 4: 隔离 (变压器或电容隔离)	7
2.2.5	区域 5: 具有高功率耗散的元器件	8
3	电路和布局元器件	9
3.1	接地层	9
3.2	电源层	9
3.3	ESD 电容	10
3.4	均衡电阻	11
3.5	差分电容和 LPF 滤波器	11
3.6	VPWR 电容	11
3.7	VCOM	12
3.8	GPIO 和 NTC 滤波器	12
3.9	VANA	12
3.10	TPL	13
3.11	热插拔保护	14
3.12	电流检测	14
3.12.1	热电偶电动势	15
4	参考设计 EVB 板 RD33771CDSTEVB	17
5	EMC 测试	19
5.1	RE (辐射发射) 测试	19
5.2	CP 测试 (传导干扰 - 与 CISPR25 有关的电流探 头方法)	19
5.3	与 ISO 11452-4 有关的 BCI (大电流注入) 测试	19
5.4	与 ISO10605 和 IEC61000-4-2 有关的 ESD 测试	21
6	一般信息	22
6.1	涂层	22
6.2	布局标准	22
7	参考资料	23
8	法律声明	24

Please be aware that important notices concerning this document and the product(s) described herein, have been included in section 'Legal information'.

© 2023 NXP B.V.

All rights reserved.

For more information, please visit: <http://www.nxp.com.cn>

Date of release: 19 April 2023
Document identifier: AN12710